

Voltage Clamping 회로를 첨가한 다중 인버터의 구동에 관한 연구

정연택 한경희 황학훈 김기홍\*

명지대학교

\*충남전산대

A study on the multi-inverter drive that is including the voltage clamping circuit

Yeon Tack Jung Kyung Hee Han Lak Hoon Whang Ki Hong Kim  
Myung Ji University

### ABSTRACT

The induction motor is constantly operated by general source, thus its speed control is employed an inverter system which can convert DC into AC. The CSI (Current Source Inverter) which have a commutation capacitor in its circuit is liable to cause a voltage spike that it is due to charge and discharge of commutation capacitor. And six phases inverter makes a number of harmonics. These have a effect upon the induction motor badly.

This paper aims to suggest a way to reduce such adverse effects by maximally cutting the voltage spike as well as by eliminating a number of harmonics through the operation of Multi-HFCSI.

### 1. 서론

유도 전동기 구동을 위한 CSI (Current Source Inverter)는 회로구성에 디이리스터 전류(Commutation)을 위한 전류(Commutation)캐리시티를 포함하게 된다. 전류 캐리시티는 회로동작시 증·방전을 반복하게 되는데, 이때 캐리시티 증·방전 전압은 인버터 디이리스터간의 전류를 발생시키지만 한면으로 출력 전압측에도 직접 나타나게되어 출력 전압파형에는 항상 전압스파이크 성분이 포함되게 된다. 따라서 종래의 CSI는 출력 전압측에 항상 전압스파이크 성분이 포함되게 되어 전동기단에 직접 영향을 미치고 또한 전류측에는 고조파 성분이 포함되게 되어 전동기 단과 반도체 소자등에 좋지않은 영향을 미치게 된다.

본 논문은 이상과 같은 종래의 CSI (Current Source Inverter)의 단점을 개선하고자 18상 다중 전류형 인버터를 구동하여 고조파의 흥분한 억제를 보장함과 동시에 6상, 12상 또는 18상 운전시 증가하는 전압 스파이크를 clamping 회로부의 gate신호의 조합만으로 출력 전압측에 나타나는 전압 스파이크를 최대한 억제시킬 수 있도록 하였다. 또한 억제된 전력을 다시 전원측으로 회생 시킴으로서 대용량 CSI 구동시 전압 스파이크로 인한 전력 손실을 최대한 줄일 수 있도록 시스템을 구성하였다.

### 2. 주회로 불적다이어그램

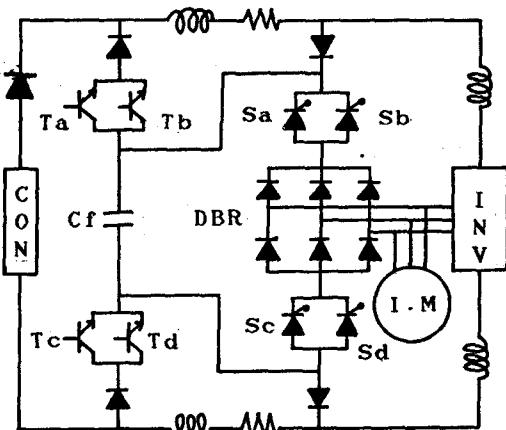


그림 1. 주회로 불적다이어그램

그림 1은 본 논문의 주회로 불적 디어그램이다.

본 시스템은 전원으로서 큰버이터부의 VCC (voltage clamping circuit)부 그리고 다중 인버터부의 세부분으로 크게 나눌 수 있다. VCC회로내의 디이리스터와

트랜지스터는 그의 트리거 신호를 다중 HFCST에 인가되는 게이트 신호와 동기가 되도록 하였고 따라서 다중 HFCST에 전압 스파이크가 발생함과 동시에 VCC 동작으로서 전압 스파이크를 흡수하여 진원측으로 회생시킬 수 있도록 하였다. VCC 회로내의 다이리스티와 트랜지스터에 인가되는 게이트 신호의 주파수는 인버터리를 디중화함에 따라 다중회한 배수만큼 더 높아지기 때문에 18상 인버터를 구동시 VCC 동작을 위해 총, 방전하는 반도체소자의 스위칭 주파수를 고려하여 같은 역할을 하는 2개의 다이리스티와 2개의 트랜지스터를 각각 병렬로 연결하여 스위칭주파수를  $1/2$ 로 줄일 수 있도록 하였다. 즉, 캐패시터 Cf의 충전시 트랜지스터 Ta, Tb, Tc, Td는 모두 터언-오프 상태이고, 다이리스터 Sa와 Sc는 터언-온 Sb와 Sd는 터언-오프 상태이다. 또한 다음주기의 캐패시터 Cf의 충전기간에는 다이리스터 Sa와 Sc는 터언-오프 상태이고 Sb와 Sd는 터언-온이 된다.

따라서 VCC회로의 다이리스터는 캐패시터 Cf를 충전시키기 위하여 Sa, Sc 또는 Sb, Sd가 각각 한조가되어 한주기씩 고대로 터언-온 한다. 초기에 콘버터터측 즉, 전원 Ed에서 흐르는 전류 I는 캐패시터 Cf를 전원 전압만큼 충전을 시킴과 동시에 인버터부가 동작하여 시스템은 동작하게 된다. 다음 순간 인버터내에서 전류(commutation)가 발생하게 되면 이때 발생되는 전압스파이크 성분이 이미 충전되어 있는 캐패시터 Cf 전압값 이상의 값은 VCC 회로의 정류기로 정류되어 다시 다이리스터(Sa, Sb, Sc, Sd)를 통하여 캐패시터 Cf에 충전된다. 전류(commutation)가 끝나고 다음전류(commutation)가 발생되기 이전에 이미 충전된 Cf 전압은 트랜지스터의 터언-온에 의하여 부하로 방전하게 된다. 이때 다이리스터는 모두 터언-오프 된다. 이와 같은 방법으로 6상, 12상 또는 18상 인버터를 구동시 발생되는 전압 스파이크를 모두 제거 함으로서 다중온전의 장점인 전류측 고조파 감소를 보장함과 동시에 전압 차형측의 스파이크 전압 문제를 완전히 해결할 수 있었다.

그림2.는 본 시스템의 gate 신호 조합 방법을 나타낸 블럭다이어그램 이고, A는 Decade Counter/Divider로서 한주기 동안 여러개의 펄스를 만들어 냅으로서 요구되는 어려기시 신호를 조합할 수 있도록 하였고, 이신호가 디지털 회로에 의해 조합되어 B, C, D를 통하여 인버터로 인가되고, B는 한주기에  $80^\circ$ 의  $160^\circ$ 가 되도록 하고, C는  $120^\circ$  그리고 D는  $160^\circ$ 와  $80^\circ$ 를 만들어내어 각 인버터를 동작 시킴으로서 18상 다중 인버터 운전이 가능하게 하였고 마찬가지로 A에서 만들어지는 신호가 E, F, G, H의 디지털회로에 의해 조합되어 VCC

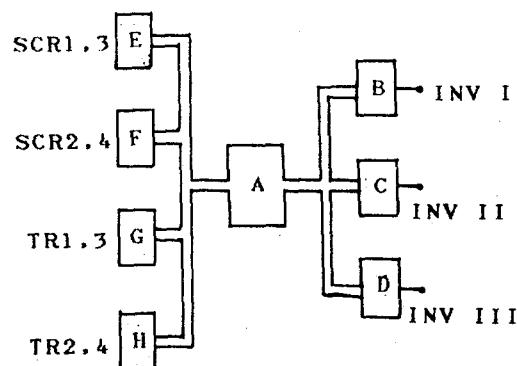


그림2. GATE 회로 블럭다이어그램

에 인가시키되 E, F는 캐패시터 Cf에 전압 스파이크를 충전시키기 위한 다이리스터의 게이트 신호이고 G, H는 충전된 선압 스파이크 만큼의 전력을 다시 진원으로 원활시킬 때 필요한 트랜지스터의 게이트 신호”이다. 따라서 이와같은 방법으로 18상 다중 인버터와 이에 따른 VCC회로에 인가되는 gate신호가 동기가 되도록 조합할 수 있었다.

### 3. 시스템 구동 조건 및 고찰

그림1.과 같이 본 시스템을 구성하여 유도 전동기를 구동한 결과 아래의 그림들과 같은 차형을 얻을 수 있었다. 본 시스템 구동시 이용된 전동기의 사양은 다음과 같다.

#### \* 전동기 사양

정격 용량 :	3	마력
정격 주파수 :	60	Hz
정격 전압 :	220	V
극 수 :	4	극
정격 전류 :	9	A
정격 회전수 :	1800	RPM

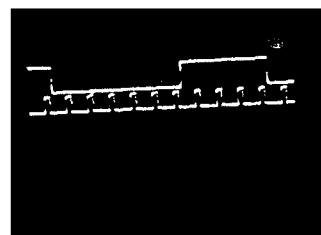


그림3. VCC회로의 트랜지스터 Ta, Tc의 게이트 신호

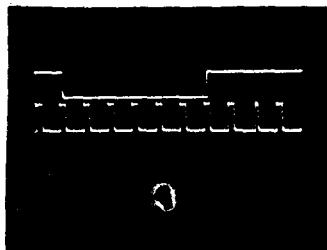


그림4. VCC회로의 다이리스터  
Sa, Sc의 게이트 신호

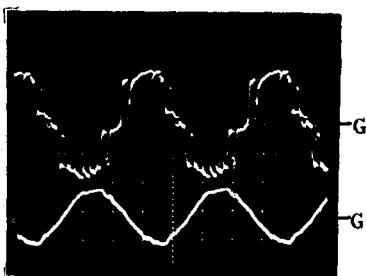


그림5. 18상 다중 인버터의  
전압, 전류파형  
100 V/DIV  
2 A/DIV  
2ms/DIV

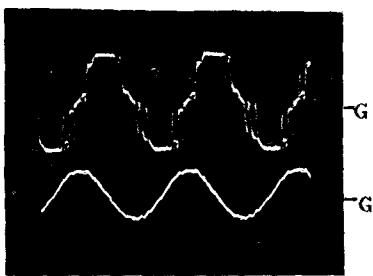
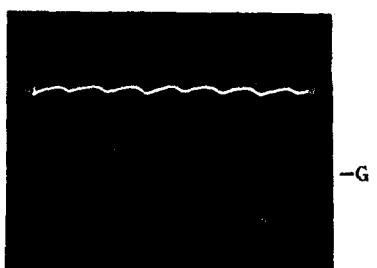


그림6. VCC첨가시 18상 다중  
인버터의 전압, 전류파형  
100 V/DIV  
2 A/DIV  
2ms/DIV



Voltage clamping 회로를 첨가한 18상 다중 인버터를 이용하여 유도 전동기를 구동한 결과 다음과 같은 결론을 얻을 수 있었다.

1. 양호한 출력 전압 및 전류 차형을 얻을 수 있었다.
2. Cf의 충전 전압은 인버터의 전류(commutation) 시에 발생되는 전압 스파이크를 전원측으로 회생 시킬 수 있다.
3. GATE 신호의 조합만으로 VCC회로의 응용이 가능하다.
4. VCC회로의 첨가로 출력측 전압 스파이크를 제거 함으로서 유도 전동기단과 반도체 소자등에 미치는 전압 스트레스를 크게 감소시킬 수 있다.
5. HFCCSI의 전류(commutation) 리액터 첨가로 리액턴스 성분이 증가하게 된다.
6. 다중회에 따른 장치의 비대화가 문제가 되지만 출력단 변압기 결합이나 각각의 다중회에 의한 변압기 결합 방식에 비하여 어지 전류 성분이 감소된다.

증 1 2 3 4 5 6 7 8 9

1. RASSAPPA G, PALANIPAN : "Voltage Clamping Circuit for CSI IM Drives", IEEE Vol. IA21, NO.2, MARCH APRIL. 1985
2. RICHARD H OSMAN; "A simple energy absorbing circuit for current source inverters" IEEE Vol. IA20, NO.6, NOVEMBER DECEMBER 1984
3. GYU H. CHO and SONG B. PARK: "Novel six step current source inverter with DC side commutation and energy rebound" IEEE Vol. IA17, NO.5 SEPTEMBER OCTOBER 1981
4. YEON TACK JUNG, KYUNG HEE HAN, LAK HOON WHANG, JONG HYUN PACK, "A study on the multiHFCSI drives" KIEE. ELEC. MACH 21-1-5, 1985.
5. A Nabe-T. Shimamura and R. Kurrosawa "A new multilevel current source inverter" 1977. IEEEIAS Intl. Semi. Power. Conv. pp. 220-204.