PECVD ammonia-free SiN 막의 계면상태

오 재 하 박 영 우 성 영 권
고려대 고려대 고려대

Interface state density of PECVD ammonia-free SiN

Jae-Ha Oh Young-Woo Park Young-Kwon Sung
Korea University Korea University Korea University

I. 서론

MNS(Metal-Nitride-Semiconductor)구조의 diode 에서 Si 표면의 band gap 내에 분포하는 계면상태 밀도(interface state density,Nss)는 MNS 구조를 이용한 소자들의 동작을 불안정케 만드는 요인이 되므로 계면상태 밀도의 정확한 측정과 이것에 영향을 미치는 인자들에 대한 연구는 매우 중요하다.

계면상태의 측정방법에는 conductance method 와 capacitance technique 에 기초를 둔 측정방법이 있으나 측정과 정확한 분석상의 어려움이 있다.

DLTS 는 sample 의 온도를 변화시키면서 capacitance 변화 C 를 측정하여 얻어지는 spectrum 을 분석하여 반도체의 금지대내에 존재하는 deep level의 parameter 을 정량적으로 쉽고도 빨리 측정하기 위하여 개발되었지만 측정과 해석이 용이하여 계면상태의 parameter인 계면상태밀도 , 포획 단면적, activation energy 을 결정하는 데 적용 시킬수 있다.

그렇지만 기존의 DLTS 는 Si 의 다수캐리어 밴드(majority carrier band)에서 진성 페르미 준위까지에 걸쳐 분포하는 계면상태 밀도를 구하는 데는 유용하다.

진성페르미 준위에서 소수캐리어 밴드 (minority carrier band) 근처에 분포하는 계면 상태밀도를 구하는 데는 어려운 점이 있다. 이러한 단점은 시료에 빛을 조사하면서 DLTS 측정을 수행하면 측정이 가능하다. 따라서 본 연구는 dark 상태의 DLTS 방법으로 MNS 구조에서의 계면상태밀도의 측정과 pulse 광 조사시의 DLTS 실측 결과를 고찰하고자 하며 아울러 계면상태밀도의 +B-T(Bias - Temperature) stress 에의한 변화양상을 고찰하고자 한다.

2. 시료제작및 실험 방법

비저항이 3-10Ωcm,(100), p 형 실리콘 웨이퍼위에 PECVD 장치를 이용해서 두께 1400 A 의 SiN 막을 형성시켰다. 막 형성후 진공 증착장치로 Al 전극을 입히 MNS diode 를 만들었다. 상술한 방법으로 제작된 MNS diode 에 대한 DLTS 측정의 block diagram 은 그림 1 과 같다.

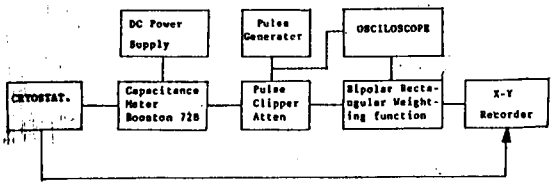

그림 1. DLTS 측정의 block diagram

시료는 그림 1에 나타낸 저온 용기 (cryostat)속의 액체 질소 속에 장치되어 103 K 에서 300 K 까지 온도를 변화시키면서 측정하였고 빛에 의한 계면상태 밀도의 영향을 살펴 보기위해 6328 Å 의 파장을 갖는 He-Ne gas laser 를 chopper 을 사용하여 pulse(on:50ms, off: 125ms) 적으로 시료에 비추면서 DLTS 를 측정하였다. 또한 계면상태 밀도의 ± B-T stress 의존성을 고찰하기위하여 250 C 의 온도를 유지한 시료에 2 MV/cm 의 전계를 가하여 10 분 동안 ± B-T stress 를 가해준 다음 DLTS 를 측정하였다.

그림 2 는 B-T stress 장치의 개략도이다.

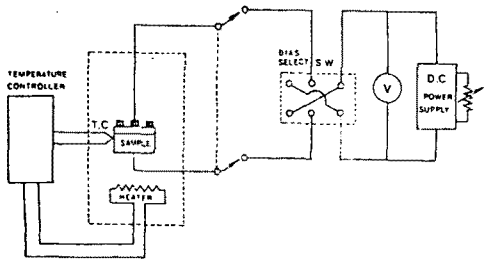

그림 2. ± B - T stress 장치의 개략도

시로에 인가되는 전형적인 DLTS signal 과 C- meter 상에 나타나는 출력 signal 은 그림 3 과 같다.

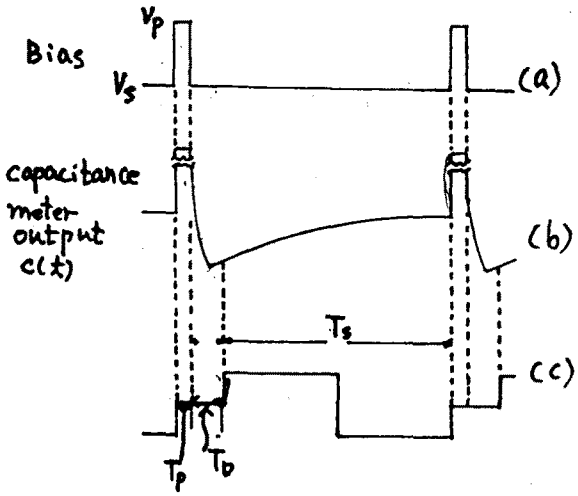

그림 3. 인가 Bias, timing 과 C meter output

여기서 Vp, Vs 는 각각 시료를 축적 상태와 약한 반전 상태로 만드는 DC bias 로서 1 MHZ 의 고주파 C-V 측정으로 부터 결정하였다. 또한 T_D 는 C-meter 의 response time(1msec) 에 기인한 time interval 이고 T_P 와 T_S 는 Vp 와 Vs 가 시로에 인가되는 시간으로서 본 실험에서는 T_D / T_S = 25msec / 100 msec = 1/4 로 두고 실험 하였다.

3. 실험 결과 및 고찰

(1) capture cross section 의 계산

DLTS 측정시 T_D / T_S 가 작아지면 $\Delta C(C(T_D) - C(T_S))$의 값이 커지며 대응하는 peak 치의 온도도 shift 한다.

이러한 성질을 이용하여 MNS diode 에 대해 T_D /T_S 를 각각 50 msec / 100 msec, 25 msec / 100 msec 로 달리하여 DLTS 를 측정한 signal 이 그림 4 와 같다.

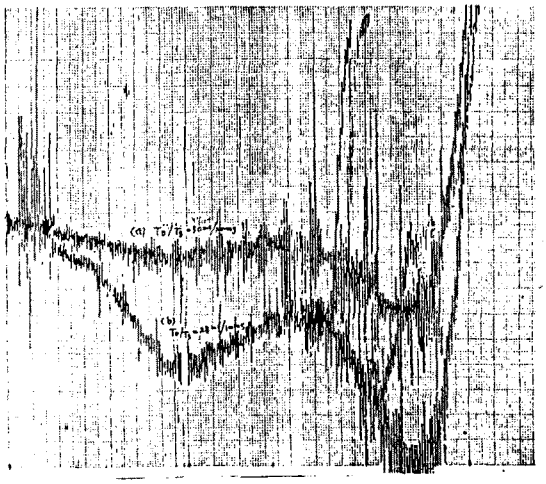

그림 4. Capture Cross Section 도출을 위한 DLTS signal

이 측정 결과로 부터 capture cross section 은

$e_P = \sigma_P V_{th} N_V \exp(-\Delta E/KT) = 1/\tau_P$ -(1) 의 수식에 의해 구해진다. 즉 우선 그림 5와 같이 emission rate Vs Temperature 의 Arrenius plot 의 기울기로 부터 활성화 에너지 ΔE 를 구하여 식 (1) 로 부터 각 계면 상태들의 활성화 에너지에 대응하는 capture cross section 을 얻었으며 그결과는 그림 6 과 같다.

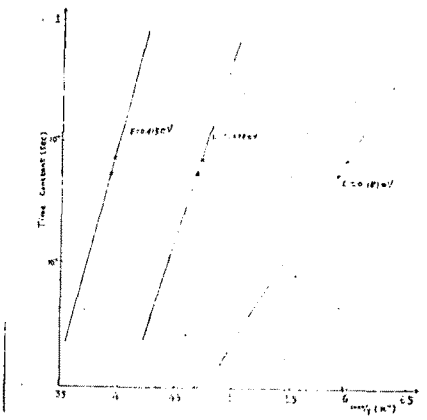

그림 5. Emission Time Constant vs. Temperature

이 결과에 의하면 capture cross section 은 Ev 로 접근할 수록 감소하는 양상을 보이고 있으며 그 평균적인 값은 약 10^{-16} cm^2 의 값을 가진다.

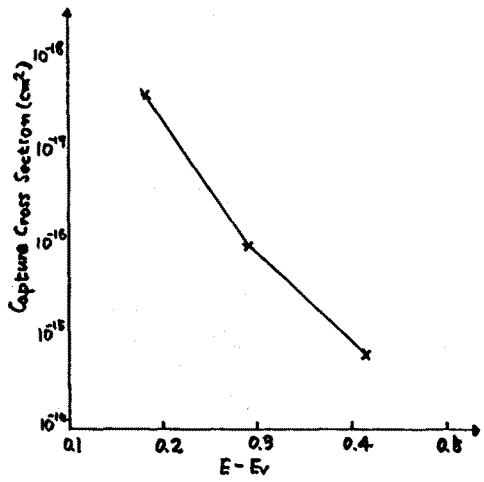

그림 6. 에너지에 따른 Capture Cross Section 분포

(2) dark 상태의 DLTS signal

그림 7은 빛을 차단한 dark 상태에서 측정한 DLTS signal 으로서 온도 (°K) 와 $\Delta C(C(T_D) - C(T_S))$ 의 관계로 나타내어 진다.

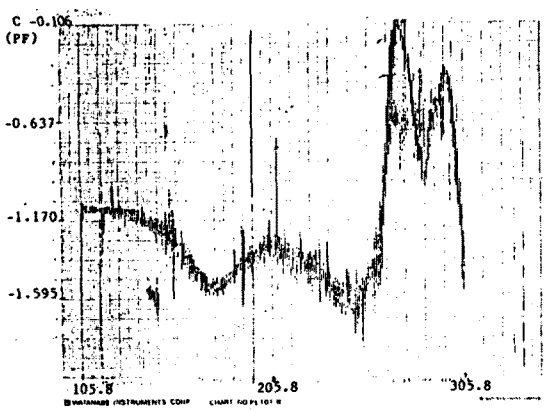

그림 7. Dark 상태에서 측정한 DLTS signal

이 측정 결과로 부터 계면 상태 밀도 Nss($cm^{-2}ev^{-1}$) 는 다음의 수식들에 의해 구해진다. 즉 우선 각 계면상태들의 활성화 에너지 ΔE 는 각각의 온도에서 다음식으로 구해지며 $\Delta E/KT = \ln\frac{e_p}{\sigma_p V_{th} N_v}$ -(2)

여기서 e_p 는 정공에 대한 emission rate 로서 $\ln(T_D/T_S)/(T_D - T_S)$ 로 주어지고 σ_p는 정공의 capture cross section 으로 앞에서 구한 평균 값인 $10^{-16}\ cm^2$ 의 값으로 하였으며 Vth 는 정공의 일속도, Nv 는 정공의 유효상태 밀도, K 는 볼츠만 상수이다.

다음으로 각각의 온도에서 구해진 활성화 에너지 값들에 있어서의 계면상태 밀도 Nss 는 다음 식으로 주어진다. 6)

$$N_{SS} = \frac{\epsilon C_{SiN} N_a \Delta C}{C_0^2 KT} \Big/ \left\{ \frac{T_D}{T_S} \ln\left(\frac{T_D/T_S (T_D/T_S + 1)}{(T_D/T_S + 1/2)^2}\right) + \ln\left(\frac{T_D/T_S + 1}{T_D/T_S + 1/2}\right) \right\} \quad -(3)$$

여기서 ϵ는 질화막의 유전율, Csin 는 질화막의 단위면적당 capacitance, Na 는 doping 농도, Co 는 단위 면적당 steady - state capacitance 이다.

이상의 계산 결과를 그림 8 에 도시한바, 대체로 그 값은 10^{10} ~ 5 X $10^{10}\ cm^{-2}\ ev^{-1}$ 정도로 midgap 근처에서 최소값을 가지며 Ev 로 접근 할 수록 증가하는 양상을 보인다.

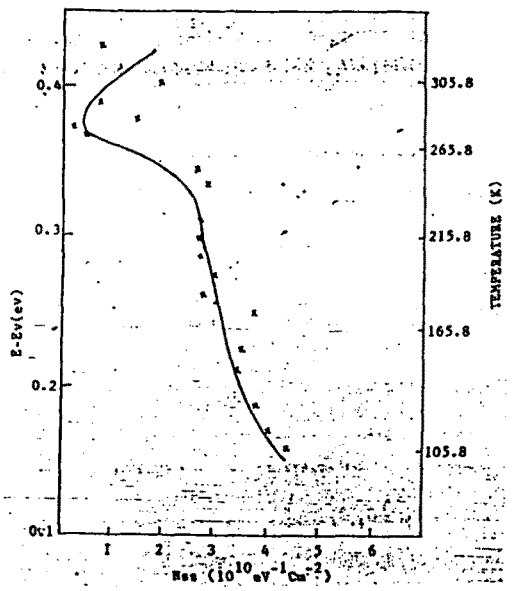

그림 8. DLTS 측정으로 얻어진 계면상태밀도 분포

(3) pulse 광 조사에 의한 DLTS signal

그림 9는 광 pulse 와 이때의 capacitance transient 의 도식적인 설명이다. 광 pulse 동안에 (on) surface 으로 minority carrier 의 충분한 공급이 발생하며 광 펄스 off 상태에서 감소하는 capacitance transient 는 minority carrier 의 emission 에 기인 하여 발생한다.

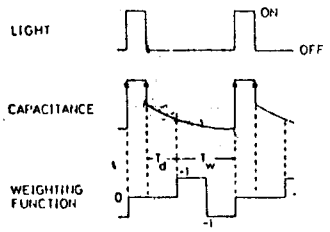

그림 9. 광 펄스 조사시의 Capacitance Transient

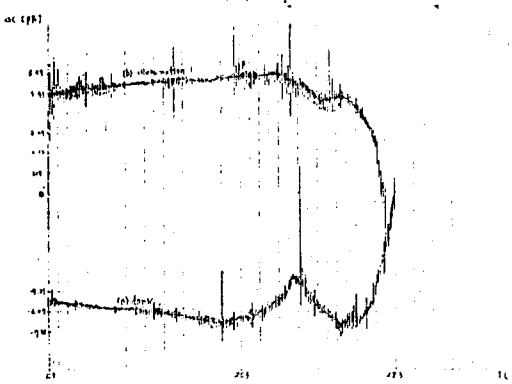

그림 10. 광 조사에의한 DLTS signal의 변화양상

그림 10 은 dark (a) 와 pulse 광 조사(b) 상태에서 측정한 DLTS signal 로서 dark 상태의 signal 은 majority carrier (여기서는 정공) trap spectrum 으로 (-) 값을 가지며 pulse 광조사 상태의 signal 은 minority carrier(전자) trap spectrum 으로 (+) 값을 가진다. 이것은 그림 9 에 있는 바와 같이 감소하는 capacitance transient 의 발생에 기인한다.

그림 10 은 이상의 결과를 통해서 전 band gap 에 걸친 계면상태 밀도를 구한 결과로서 계면상태밀도는 band edge 로 접근함에 따라 증가하는 양상을 보인다.

4. 결론

MNS diode 에 대한 DLTS 측정으로 약 $10^{-16}cm^2$ 의 capture cross section 을 얻었으며 Si band gap energy 이상의 photon energy 를 가진 He - Ne laser 를 사용하여 Si의 거의 전 band gap 영역에 걸친 계면상태밀도를 구하였다. 상세한 내용은 ± B - T stress 의 추가적인 실험결과와 결들어서 당일 발표할 예정이다.

5. Reference

1) E.H. Nicollian and A. goetzberger: Bell syst. Tech. J. 46(1967) 1055

2) C.T. Sah and H. S. Fu: Phys. status Solidi (a) 11 (1972) 297

3) D. V. lang, "Deep Level Transient Spectroscopy: A new method to characterze trap in semiconductor" J. Appl. Phys. , vol. 45, pp. 3023 - 3032 1974

4) M. Schulz and N. M . Johnson: Appl. Phys. Lett. 31(1977) 622

5) Yutako Tokuda and Arika USAMI: "Evaluation of Minority carrier traps at the interface in MOS structure by optical DLTS." Jap. J. Appl. Phys., vol 21, no 3. pp L 165. 1982.