

폴리 실리콘을 첨가하여 LOCOS 구조를 개량한 경우 소자분리 특성에 관한 연구

김병렬, 류현기, 박문진, 최수한, 송성해  
삼성 반도체 통신(주) 반도체 연구소

A study on the Bird's Beak-reduced LOCOS isolation by adding polysilicon

Byeongyeol Kim, Hyeongi Ryu, Moonjin Park, Soohan Choi, Sunghee Song  
SST R&D Center

ABSTRACT

The miniaturization of Bird's Beak generated at the field oxidation has been studied by adding polysilicon layer between the silicon nitride and pad oxide stack, which is the basic structure of Conventional LOCOS

The size and shape of Bird's Beak were intensively observed by SEM, and also the electrical characteristics of Bird's Beak-reduced LOCOS structure were compared with those of Conventional LOCOS.

The length of Bird's Beak was reached up to 0.20 - 0.28  $\mu$ m, while about to 0.50 - 0.53  $\mu$ m in conventional LOCOS, resulting in 60% reduction.

1 서론

반도체 제조 공정에서 isolation은 두 소자 혹은 두 active영역 사이를 전기적으로 분리 시키는 것이다. isolation은 크게 두 가지 방법으로 분리하는데, 첫째로 p-n 접합에 역방향 bias를 가해 두영역 사이에 전류가 흐르지 않게 하는 방법이고, 두번째로 두영역 사이에 절연층을 형성시켜 이 두영역 사이에 전류가 흐르지 않도록 하는 방법이다. CMOS 회로를 이용한 memory 소자에서 첫 번째인 junction isolation은 well과 sub-silicon사이에 이용되고, 두번째 경우에 해당하는 유전체 isolation은 memory의 cell과 cell사이에 이용된다.

현재 보편적으로 가장 널리 쓰이고 있는 isolation법은 Conventional LOCOS isolation법으로 두 필드 영역 사이에 두꺼운 산화막을 성장시켜 두 영역을 분리시킨다. Conventional LOCOS isolation법의 공정은 먼저 silicon기판위에 얇은 pad oxide를 성장시킨 다음 field 산화시 masking 역할을 할 silicon nitride막을 얇은 주 photoresist pattern형성 및 local oxidation이 일어날 부분의 silicon nitride막을 etching한다. channel stopper를 불순물을 pad oxide가 드러난 부분에 주입할 다음 furnace에서 고온 산화시켜 field oxide를 형성시킨다. field 산화후 silicon nitride 및 pad oxide가 제거된다. 다른 많은 isolation법에 비해 공정이 비교적 간단하며, local oxidation시 masking 역할을 하는 silicon nitride막을 사용함으로써 active영역과 isolation 영역이 self-align 되는 장점을 가지고 있으며, channel stopper의 사용으로 isolation관련 전기적 특성을 쉽게 제어할 수 있다는 등의 장점을 가지고 있다.

Conventional LOCOS isolation법에서는 주로 pad oxide에 의해 Bird's Beak이 형성 되는데, 집적화가 이루어짐에 따라 Bird's Beak이 집적화의 제한 요소로 등장하여, Bird's Beak reduction에 관한 많은 연구가 되어 왔다. 본 논문에서는 Bird's Beak 축소를 목적으로 pad oxide와 silicon nitride사이에 polysilicon을 추가하여 형성된 Bird's Beak-reduced LOCOS 구조를 갖는 isolation방법에 대하여 연구하였다.

polysilicon을 첨가하여 발생된 새로운 형태의 Bird's Beak에 대한 shape 및 크기등이 집중적으로 관찰되었으며, Conventional LOCOS 구조에서 발생된 Bird's Beak과도 비교 검토되었다. Bird's Beak-reduced LOCOS isolation법의 전기적 특성을 상대적으로 평가하기 위하여 N+ to p-sub junction 및 field string pattern에서의 leakage current와 breakdown 전압등을 Conventional LOCOS isolation법의 특성과 비교 검토하였다.

2 실험 방법

Conventional LOCOS 구조에서의 Bird's Beak과 polysilicon layer를 추가한 Bird's Beak-reduced LOCOS 구조의 Bird's Beak크기를 비교하기 위해 Conventional LOCOS 및 Bird's Beak-reduced LOCOS에 대해서 각각 실험이 진행되었다. Conventional LOCOS 구조는 pad oxide의 두께가 24 nm, silicon nitride의 두께가 150 nm로 구성되었고 Bird's Beak-reduced LOCOS의 경우 pad oxide의 두께가 8 nm, polysilicon의 두께가 각각 40.50 및 80 nm로, silicon nitride의 두께가 150 및 180 nm로 구성되었다.

본 실험에 사용된 Bird's Beak-reduced LOCOS 공정은 silicon기판위에 pad oxide를 dry O2 분위기, 800 C에서 성장시킨 후 polysilicon 및 silicon nitride를 LPCVD(Low Pressure Chemical Vapor Deposition) 방식으로 deposition시킨다. photoresist pattern을 형성한후 silicon nitride를 RIE(Reactive Ion Etching) 방식으로 etching한다. channel stopper용 불순물을 주입한 다음, wet oxidation 분위기에서 1800 C, 135분동안 산화시켜 field oxide를 형성시킨다. 여기에 대한 process sequence 및 field oxide의 개략적인 구조가 그림 1에 나타나 있다. 공정 처리가 완료된 wafer를 절단한 다음 SEM(Scanning Electron Microscope)을 사용해서 Bird's Beak의 크기와 모양을 측정하였다. SEM사진 식별을 용이하게 하기 위하여 polysilicon을 deposition한 다음 BOE(Buffered Oxide Etchant)에서 stain 처리를 하였다. 그림 2는 Conventional LOCOS 구조와 Bird's Beak-reduced LOCOS 구조에서의 Bird's Beak의 shape 및 크기를 보여 주는 schematic diagram이다. 그림 2a의 Bird's Beak-reduced LOCOS 구조에서는 폭과 경사진 부분의 길이의 합이 Bird's Beak으로 정의되었고, 그림 2b의 Conventional LOCOS 구조에서는 silicon nitride와 인접한 field oxide가 Bird's Beak(B.B.)으로 정의 되었다.

전기적 특성을 살펴 보기 위해 active to active 및 junction의 leakage current와 breakdown 전압을 측정하였다. junction의 경우 N+ to p-sub junction이 사용되었는데, area type 및 finger type 두 가지가 포함되었으며, area type의 경우 junction의 면적이 3.5E5  $\mu$ m<sup>2</sup>, junction의 주변 길이가 2400  $\mu$ m이며, finger type의 경우 junction의 면적이 2.04E5  $\mu$ m<sup>2</sup>, junction의 주변 길이가 41218  $\mu$ m이다. p-sub를 ground로 N+에 가해진 전압이 5V일 때의 N+와 p-sub사이의 junction

누설 전류와 누설 전류가 1uA일 때의 junction breakdown 전압이 각각 측정되었다. active to active 특성을 보기 위한 field string의 길이는 4500 um이다. p-sub에 -2.5 V, source단자에 0 V, drain단자에 5 V가 가해졌을 때 drain단자에 흘러 들어가는 누설 전류 및 누설 전류가 1uA일 때의 breakdown 전압이 각각 측정되었다.

3 실험 결과

그림 3a와 그림 3b는 Conventional LOCOS와 Bird's Beak-reduced LOCOS의 field oxide 단면을 보여주는 SEM사진이다. 그림 3a는 Conventional LOCOS의 경우로 pad oxide 두께가 24 nm, silicon nitride 두께가 150 nm일 때 field oxide 두께는 500 nm, silicon nitride etching후의 field length는 0.98 um였고, Bird's Beak을 포함한 isolation length는 2.83 um로서 Bird's Beak의 길이는 0.53 um이다. 그림 3b는 Bird's Beak-reduced LOCOS의 경우로 pad oxide의 두께가 6 nm, polysilicon의 두께가 50 nm, silicon nitride의 두께가 150 nm일 때 field oxide의 두께는 500 nm, silicon nitride etching후의 field length는 0.67 um이며, Bird's Beak을 포함한 isolation length는 1.1 um로서 Bird's Beak의 길이는 0.2 um이다. Bird's Beak의 크기를 비교하면, Bird's Beak-reduced LOCOS의 Bird's Beak length가 Conventional LOCOS의 Bird's Beak length의 40% 정도이다. Conventional LOCOS의 경우 Bird's Beak의 윗 부분을 덮고 있는 silicon nitride는 약 4.1 정도 윗 쪽으로 변형 되었다. Bird's Beak-reduced LOCOS의 경우 silicon nitride의 변형은 거의 없다. 그림 3a 및 그림 3b에 의하면 Conventional LOCOS의 Bird's Beak은 sub-silicon 산화에 의해 주로 형성 되었고, Bird's Beak-reduced LOCOS의 Bird's Beak은 polysilicon 및 sub-silicon의 산화에 의해 주로 형성된 양상을 나타낸다.

그림 4a 및 그림 4b는 Bird's Beak-reduced LOCOS의 경우 polysilicon의 두께만 변했을 때의 field oxide의 단면도이다. 그림 4a는 pad oxide의 두께가 6 nm, polysilicon의 두께가 40 nm, silicon nitride의 두께가 150 nm인 경우의 SEM단면도로 silicon nitride etching후의 field length는 1.1 um였고, field oxide의 두께는 600 nm, isolation length는 1.65 um이다. 그림 2a에서 정의한 a의 길이는 0.13 um, b의 길이는 0.15 um이며, a와 b의 합인 Bird's Beak의 길이는 0.28 um이다. 그림 4b는 pad oxide의 두께가 6 nm, polysilicon의 두께가 80 nm, silicon nitride의 두께가 150 nm인 경우의 SEM단면도로 silicon nitride etching후의 field length는 1.15 um였고, field oxide의 두께는 600 nm, isolation length는 1.55 um이다. 그림 2a에서 정의한 a의 길이는 0.1 um, b의 길이는 0.1 um이며, a와 b의 합인 Bird's Beak의 길이는 0.2 um이다. Bird's Beak의 크기 관점에서 볼 때 polysilicon의 두께가 80 nm인 경우의 Bird's Beak의 크기가 polysilicon의 두께가 40 nm일 경우의 40% 정도이다. polysilicon의 두께가 두꺼워짐에 따라 Bird's Beak중 감소하는 부분은 그림 2a에서 정의한 b이다. 또한 그림 4a 및 그림 4b에서 polysilicon의 두께에 따라 Bird's Beak의 크기 뿐만 아니라 Bird's Beak의 shape도 크게 변하였다.

그림 5는 Bird's Beak-reduced LOCOS의 경우 polysilicon의 두께에 따른 Bird's Beak의 변화를 나타내고 있다. 길이 a는 silicon nitride의 두께가 150 nm, 180 nm에서 polysilicon의 두께에 따라 크게 변화하지 않는다. Bird's Beak의 경사진 부분의 길이 b는 polysilicon의 두께가 두꺼울 수록 감소하는 경향을 보인다. Bird's Beak의 길이 B.B.는 a와 b를 합한 길이로 polysilicon의 두께가 증가함에 따라 그 길이가 짧아지는 경향을 나타낸다.

그림 6a, 그림 6b, 그림 7a, 및 그림 7b에 Bird's Beak-reduced LOCOS 및 Conventional LOCOS에 대한 전기적 특성이 나타나 있다. 그림 6a 및 그림 6b는 pad oxide의 두께 4 nm, polysilicon의 두께 50 nm, silicon nitride의 두께 150 nm인 Bird's Beak-reduced LOCOS의 전기적 특성이다. 그림 6a는 N+ to p-sub junction에 대한 I-V 특성으로 area type의 breakdown 전압은 15.4 V, finger type의 경우는 15 V이다. p-sub를 ground로 N+에 5 V가 가해질 때의 누설 전류를

살펴 보면 area type의 경우는 2.1E-10 A/cm이며, finger type의 경우 단위 면적당 누설 전류는 8.5E-10 A/cm이며, 단위 길이당 누설 전류는 4.2E-13 A/cm이다. 그림 6b는 active to active breakdown에 대한 I-V 특성으로 breakdown 전압이 12.9 V이며, 누설 전류가 2.7E-12 A/cm이다. 그림 7a 및 그림 7b는 pad oxide의 두께가 24 nm, silicon nitride의 두께가 150 nm인 Conventional LOCOS경우의 전기적 특성이다. 그림 7a는 N+ to p-sub junction에 대한 I-V 특성으로 area type의 breakdown 전압은 14.0 V, finger type의 breakdown 전압은 13.9 V이다. area type의 누설 전류는 6.9E-10 A/cm이며, finger type의 경우 단위 면적당 누설 전류는 2.6E-9 A/cm, 단위 길이당 누설 전류는 1.3E-12 A/cm이다. 그림 7b는 active to active breakdown에 관한 I-V 특성으로, breakdown 전압이 11.4 V이며 누설 전류는 2.8E-12 A/cm이다.

Conventional LOCOS 및 Bird's Beak-reduced LOCOS 두 경우의 전기적 특성을 비교해 보면 junction breakdown 전압은 Bird's Beak-reduced LOCOS의 경우가 1 V정도 높으며, junction 누설 전류는 Bird's Beak-reduced LOCOS의 경우가 Conventional LOCOS의 1/3배 정도 된다. active to active 특성에서 breakdown 전압은 Bird's Beak-reduced LOCOS의 경우가 1 V정도 높으며, 누설 전류는 거의 같다.

이상에서 살펴본 바와 같이 Bird's Beak-reduced LOCOS는 Conventional LOCOS에 비해 Bird's Beak의 크기가 40% 정도까지 크게 줄어들었음을 뿐만 아니라(그림 3a 및 그림 3b) 전기적 특성에서도 Conventional LOCOS의 경우와 비슷하거나 약간 우수한 특성을 나타낸다.(그림 6 및 그림 7)

4. 결론

지금까지 Bird's Beak-reduced LOCOS법에 대해서 Bird's Beak의 size와 shape 등이 polysilicon의 두께와 연관되어 분석되었으며, Conventional LOCOS법과 비교 검토되었다. Bird's Beak-reduced LOCOS의 경우 Bird's Beak은 0.2-0.28 um로 Conventional LOCOS의 0.5 - 0.53 um에 비해 60% 정도 감소되었다. 전기적 특성에서도 Conventional LOCOS isolation과 거의 같거나 약간 우수한 특성을 얻을 수 있었다.

참고 문헌

- [1] Naohiro Matsukawa, Hiroshi Nozawa et. al. "Selective Polysilicon Oxidation Technology for VLSI Isolation". IEEE Transactions on Electron Devices, Vol. ED-29, No. 4, April 1982, pp. 561-567
- [2] Clarence W. Teng, William R. Hunter, and Roger A. Haken. "Isolation Technology for Very Large Scale Integration". Proceedings of The Fifth International on Silicon Materials Symposium Science and Technology, pp. 515-521
- [3] Seiichi Isomae, Shuichi Yamamoto, Shigeru Anki, and Akio Yajima. "Oxidation-Induced Stress in a LOCOS Structure". IEEE Electron Device Letters, Vol. EDL-7, No. 6, June 1986, pp. 368-370
- [4] D. Chin, S. Y. Oh, S. M. Hu, R. W. Dutton and J. L. Moll. "Stresses in Local Oxidation". IEDM 82, pp. 228-232
- [5] A. Bohg and A. K. Gaind. "Influence of film stress and thermal oxidation of the generation of dislocations in silicon". Appl. Phys. Lett. 33(10), 15 November 1978, pp. 895-897
- [6] E. P. EerNisse. "Stress in thermal SiO2 during growth". Appl. Phys. Lett. 35(1), 1 July 1979, pp. 8-10
- [7] Kung Yi Chiu, John L. Moll and Juliana Manoliu. "A Bird's Beak Free Local Oxidation Technology Feasible for VLSI Circuits Fabrication". IEEE Transactions on Electron Devices, Vol. ED-29, No. 4, April 1982, pp. 536-540

- (8) John Chi-hung Hui, Tzu-Yin Chiu, Siu-Weng S. Wong and Willem G. Oldhan, "Sealed-Interface Local Oxidation Technology", IEEE Transactions on Electron Devices, Vol. ED-29, No. 4, April 1982, pp. 554-561
- (9) Karl L. Wong, Stephen A. Saller, William R. Hunter, Pallab K. Chatterjee, Ping Yang, "Direct Mask Isolation for VLSI", IEEE Transactions on Electron Devices, Vol. ED-29, No. 4, April 1982, pp. 541-547

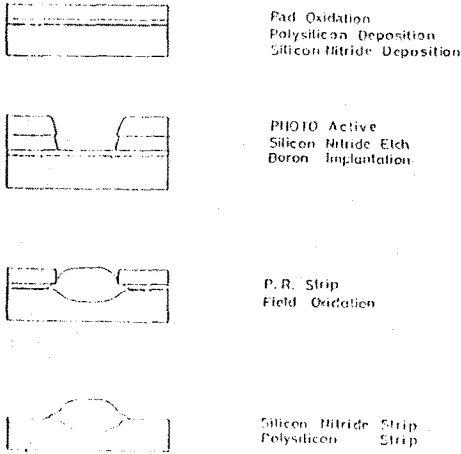
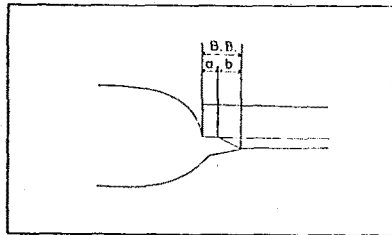
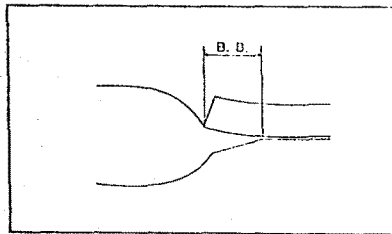


Fig. 1 Fabrication sequence in Bird's Beak-reduced LOCOS isolation.



A) BIRD'S BEAK-REDUCED LOCOS STRUCTURE

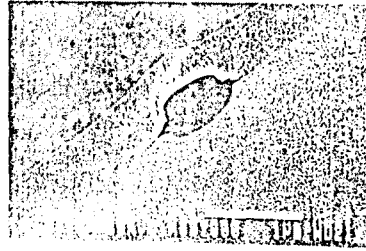


B) CONVENTIONAL LOCOS STRUCTURE

Fig. 2 Schematic diagram on the shape of Bird's Beak.  
a) Bird's Beak-reduced LOCOS structure.  
b) Conventional LOCOS structure.



A)



B)

Fig. 3 SEM cross-sectional micrograph showing the size and the shape of field oxide.

- a) Conventional LOCOS, oxide 24nm/nitride 150nm.  
b) Bird's Beak-reduced LOCOS, oxide 6nm/  
polysilicon 50nm/ nitride 150nm.



A)



B)

Fig. 4 SEM cross-sectional micrograph showing the size and the shape of field oxide in Bird's Beak-reduced LOCOS, oxide 6nm/nitride 150nm.

- a) polysilicon of thickness 40nm.  
b) polysilicon of thickness 80nm.

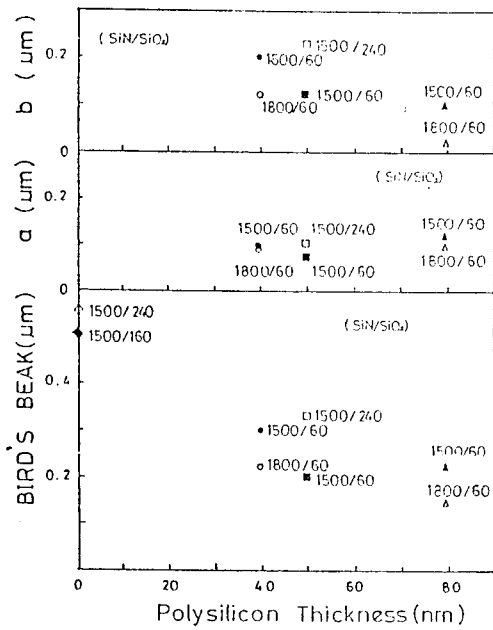


Fig. 5 Bird's Beak as a function of polysilicon thickness.

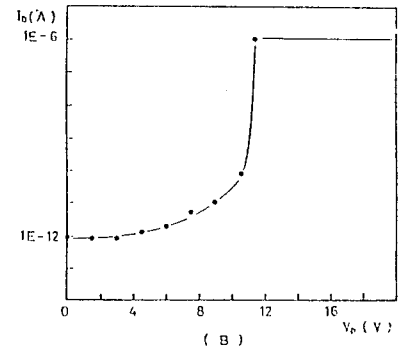
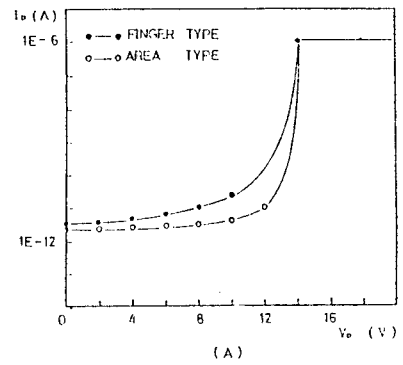


Fig. 7 I-V characteristics on Conventional LOCOS isolation.  
a) N<sup>+</sup> to p-substrate junction.  
b) field oxide string.

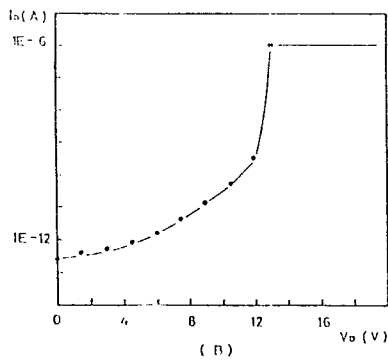
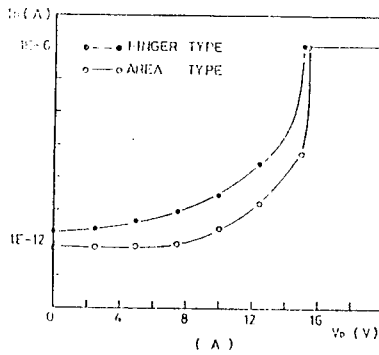


Fig. 6 I-V characteristics on Bird's Beak-reduced LOCOS isolation.  
a) N<sup>+</sup> to p-substrate junction.  
b) field oxide string.