

중앙급전방식 공진형 슬롯어레이 안테나 설계

○ 김 주 완, 이 충 응
 서울공대 전자과 대학원 초고주파연구실*, 서울공대 전자과

Design of Center-Fed Resonant Slot Array Antenna

Joo Wan Kim, Choong Woong Lee
 Microwave Lab., Dept. of Electronics Eng., SNU

1) 서 론

현재 선박용 레이더 안테나로 널리 이용되는 도파관 슬롯리니어어레이(Waveguide Slot Linear Array)는 급전형태에 따라 중앙급전방식과 종단급전방식으로 나누며, 어레이 자체구조에 따라 공진형과 비공진형으로 나눈다.

현재 미니레이다급에서는 중앙급전형이 주류를 이루고 있으며, 중형레이다에서는 종단급전형이 널리 이용되고 있다.

공진형 중앙급전방식은 비공진형 중앙급전방식보다 안테나의 효율이 좋고 패턴이 양호하나 봉과대역 폭이 좁기때문에 길이가 1.8피트(슬롯갯수=24개) 이상의 안테나는 생산되지 않는다.

그러나 비공진형 중앙급전슬롯어레이는 피이드(Fed)에서 어레이의 좌우로 분배되는 전력의 균형을 맞추기가 어렵고, 어레이 양단의 터미네이션(Termination)에서 약간의 전력반사가 일어나기 때문에 Phase 분포가 달라지므로 패턴에서 주엽의 형상을 좌우대칭으로 맞추기가 힘들고 부근 부엽들중 한 두개가 다른 부엽들의 레벨(Level)보다 커진다는 결점이 있다.

본고에서는 3피트 공진형 중앙급전어레이를 실현하고 비공진형 중앙급전어레이에 비해 패턴상에서 어떠한 이득이 있는가를 본다.

2) 공진형 도파관 슬롯어레이 설계

본고에서는 원하는 패턴을 얻기위한 패턴 합성 방법으로 테일러 라인소스방법(Taylor line-source method)을 썼다. 이 방식은 돌피-체비셰프 방법(Dolph - Chebyshev method)에 비해 3데시벨 (dB) 빔폭이 약간 넓으나, 부엽들중 주엽에 가까운 부엽은 일정한 레벨(Level)을 가지며 주엽에서 멀리 떨어진 부엽들은 주엽에서 멀

어질수록 점차로 감소되는 특성을 갖는다.

3피트급에서 요구되는 어레이 사양은 안테나 이득이 25데시벨 이상, 3데시벨 빔폭이 3°이내, 부엽준위는 주엽을 중심으로 ±10°이내에서는 -20데시벨이하, ±10°밖에서는 -26데시벨이하로 주어진다.

그래서 생산성을 고려하여 이득이 26.8데시벨, 3데시벨 빔폭이 2.38°, 그리고 부엽준위가 -30데시벨 부근에서 형성되도록 어레이를 설계하였다.

각 슬롯에서의 전계분포와 어드미턴스의 관계는 카미노프와 스테겐(Kaminov와 Stegen)의 방법을 써서 구했으며, 마지막으로 슬롯들의 어드미턴스와 슬롯의 폭과,경사각과 절삭깊이의 관계는 금성정밀이 보유한 설계 데이터를 이용하였다.

가) 테일러 라인소스 방법 (Taylor line-source method)

; 체비셰프 오류방식 (Chebyshev error method)

이 방식은 빔폭과 부엽준위를 서로 최적화 하는 방식이다. 이 방식에 의해 유도되는 식들은 아래와 같다.

$$SF(v, A, \bar{n}) = \begin{cases} \frac{[(\bar{n}-1)!]^2}{(\bar{n}-1+v)!(\bar{n}-1-v)!} \prod_{m=1}^{\bar{n}-1} \left[1 - \left(\frac{\pi v}{Um} \right)^2 \right] & |v| < \bar{n} \\ 0 & |v| \geq \bar{n} \end{cases} \quad (2-1)$$

$$SF(-v, A, \bar{n}) = SF(v, A, \bar{n})$$

$$\sigma = \sqrt{A^2 + (\bar{n} - \frac{1}{2})^2} \quad (2-2)$$

$$Un = \pi vn = \frac{\pi \ell}{\lambda} \cos \theta_n = \begin{cases} \pm \pi \sigma \sqrt{A^2 + (\bar{n} - \frac{1}{2})^2}, & 1 \leq n < \bar{n} \\ \pm n \pi, & n \geq \bar{n} \end{cases} \quad (2-3)$$

$$E(z') = \frac{1}{\Omega} \left(1 + 2 \sum_{v=1}^{\bar{n}-1} SF(v, A, \bar{n}) \cos(2\pi v \frac{z'}{\bar{r}}) \right) \quad \text{----- (2-4)}$$

여기서 SF : 어레이의 Space factor
 \bar{n} : 동등배열 부업의 갯수
 $U = \pi v = \frac{2\pi}{\lambda} \cos\theta$
 $\cosh(\pi A) = R_0$
 R_0 : 최대 부업준위
 σ : Scaling Factor
 $E(z')$: 정규화된 전계 분포

윗 식들을 이용하면 안테나 패턴과 각 slot의 전계분포를 알수가 있다

나) 카미노프와 스테겐 방법 (Kaminov & Stegen method)

전계분포와 슬롯어드미턴스 사이의 관계를 나타내는 것으로 그 식들은 아래와 같다.

$$V_{n-1} = V_n (\cosh r_d + Y_n^- \sinh r_d) \quad \text{---(2-5)}$$

$$Y_n^+ = \frac{Y_{n+1}^- + \tanh r_d}{1 + Y_{n+1}^- \tanh r_d} \quad \text{----- (2-6)}$$

$$Y_n^- = Y_n + Y_n^+ \quad \text{----- (2-7)}$$

$$P_n^- = P_n + P_n^+ \quad \text{----- (2-8)}$$

$$|E_n| = \sqrt{P_n} \quad \text{----- (2-9)}$$

$$\arg(E_n) = \arg(jY_n V_n) \quad \text{----- (2-10)}$$

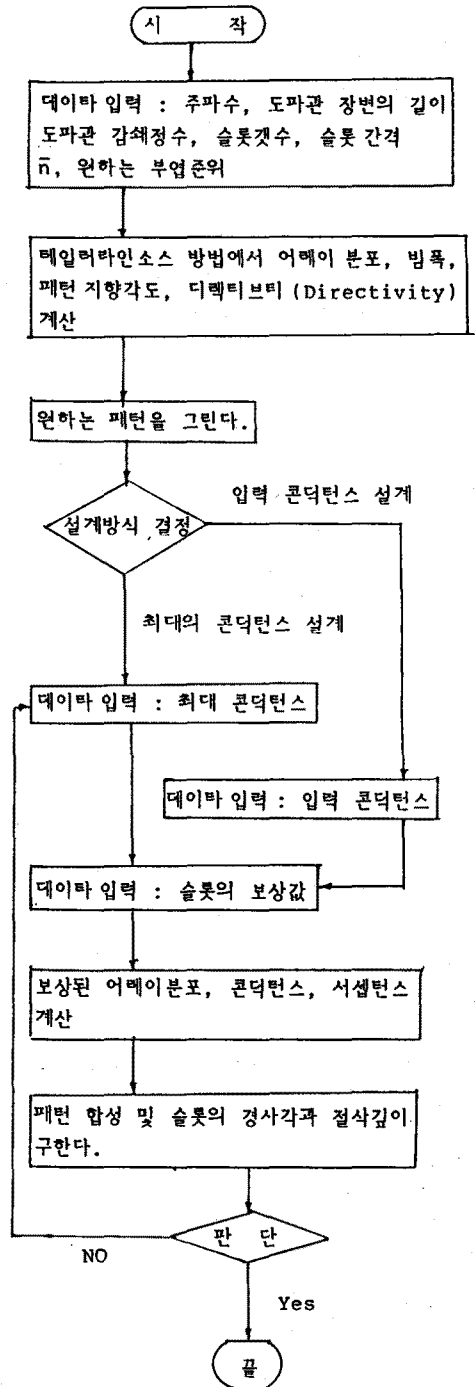
$$G_n = \frac{P_n}{P_n^+} G_n^+ \quad \text{----- (2-11)}$$

여기서 $r = \alpha + j\beta$

Y_n ; n번째 슬롯의 어드미턴스
 Y_n^- ; 전원쪽에서 부하쪽으로 본 n번째 슬롯의 어드미턴스
 Y_n^+ ; n번째 슬롯의 부하쪽에서 부하쪽으로 본 어드미턴스
 P_n^- ; n번째 슬롯으로의 입사 전력
 P_n^+ ; n번째 슬롯의 부하쪽으로의 입사 전력

즉, 전계분포를 위 식들에 대입하여 전력분포를 구하고 슬롯의 어드미턴스를 구한다. 그리고, 구하여진 슬롯의 어드미턴스에서 슬롯위 폭, 경사각과 절삭깊이는 측정에 의하여 얻어진 설계 데이터에서 얻어질 수 있는데, 먼저 슬롯의 콘덕턴스에서 공진절삭깊이를 찾고 이 절삭깊이에서 경사각을 구한다. 마지막으로 어레이의 마지막 슬롯에서 $\lambda/4$ 떨어진 지점에 Short Termination

을 붙여서 어레이를 실현한다.
 다) 설계 플로우 차트 (Flow - Chart)



라) 컴퓨터 시뮬레이션 결과

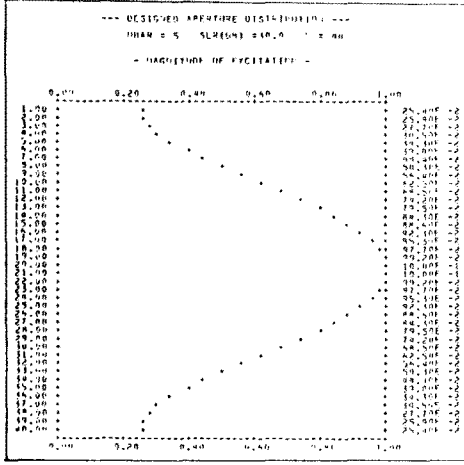


그림1 : 정규화된 전계의 진폭 분포
(슬롯수 = 40개, $\bar{n} = 5$,
슬롯간격 = 22.3mm)

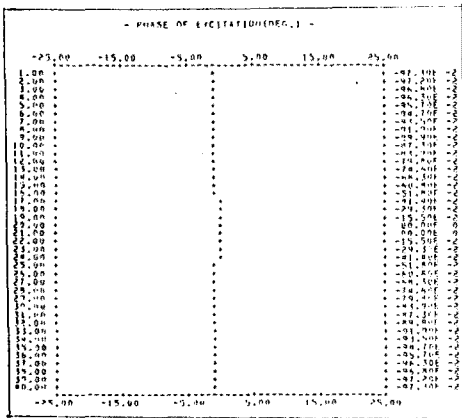


그림2 : 정규화된 전계의 위상 분포

--- SLOT ADMITTANCE ---
FILE: 01.00 DATE: 01.07

N	G(K)	B(K)	PHASE(K)	PHASE(K)
1	0.000000	0.000000	0.000000	0.000000
2	0.000000	0.000000	0.000000	0.000000
3	0.000000	0.000000	0.000000	0.000000
4	0.000000	0.000000	0.000000	0.000000
5	0.000000	0.000000	0.000000	0.000000
6	0.000000	0.000000	0.000000	0.000000
7	0.000000	0.000000	0.000000	0.000000
8	0.000000	0.000000	0.000000	0.000000
9	0.000000	0.000000	0.000000	0.000000
10	0.000000	0.000000	0.000000	0.000000
11	0.000000	0.000000	0.000000	0.000000
12	0.000000	0.000000	0.000000	0.000000
13	0.000000	0.000000	0.000000	0.000000
14	0.000000	0.000000	0.000000	0.000000
15	0.000000	0.000000	0.000000	0.000000
16	0.000000	0.000000	0.000000	0.000000
17	0.000000	0.000000	0.000000	0.000000
18	0.000000	0.000000	0.000000	0.000000
19	0.000000	0.000000	0.000000	0.000000
20	0.000000	0.000000	0.000000	0.000000
21	0.000000	0.000000	0.000000	0.000000
22	0.000000	0.000000	0.000000	0.000000
23	0.000000	0.000000	0.000000	0.000000
24	0.000000	0.000000	0.000000	0.000000
25	0.000000	0.000000	0.000000	0.000000
26	0.000000	0.000000	0.000000	0.000000
27	0.000000	0.000000	0.000000	0.000000
28	0.000000	0.000000	0.000000	0.000000
29	0.000000	0.000000	0.000000	0.000000
30	0.000000	0.000000	0.000000	0.000000
31	0.000000	0.000000	0.000000	0.000000
32	0.000000	0.000000	0.000000	0.000000
33	0.000000	0.000000	0.000000	0.000000
34	0.000000	0.000000	0.000000	0.000000
35	0.000000	0.000000	0.000000	0.000000
36	0.000000	0.000000	0.000000	0.000000
37	0.000000	0.000000	0.000000	0.000000
38	0.000000	0.000000	0.000000	0.000000
39	0.000000	0.000000	0.000000	0.000000
40	0.000000	0.000000	0.000000	0.000000

표 1 : 슬롯 어드미턴스와 정규화된 전력분포

그림1는 송신주파수 9.4GHz, 부엽준위 -30 데시벨, $\bar{n}=5$, 슬롯수가 40개 일때 테일러 방법을 적용하여 얻는 부분에서 피이드 부근의 고차 모드의 영향과 도파관 끝 부분의 영향을 고려하여 피이드 부근의 6개 슬롯과 끝 부근의 6개 슬롯의 값을 보상하여 나타내진 값이며, 그림2은 슬롯간격이 22.3mm일때 (공진슬롯 간격: 22.25mm)의 위상 분포를 나타낸 값이다. 표1는 그림2,3에 따르는 슬롯의 어드미턴스와 각 슬롯에서 방출되는 전력을 표시하였다. 이때 개개의 슬롯의 서셉턴스 값은 공진이라 가정하여 모두 0으로 잡았고 어레이의 입력 어드미턴스는 슬롯간격이 22.3mm에서 각 슬롯의 경사각과 절삭깊이로 정해지는 값을 구하였다. 설계된 어레이는 표2에 나타나 있다.

--- DETAILS FOR MACHINING ---

SLOT NO.	INCLINATION (DEG.)	DEPTH-OF-CUT (MM)	LOCATION (MM)
1	3.52E-01	3.41	0.00
2	1.18E-01	3.41	22.30
3	1.18E-01	3.41	44.60
4	3.52E-01	3.41	66.90
5	0.00E+00	3.41	89.20
6	3.52E-01	3.41	111.50
7	1.18E-01	3.41	133.80
8	1.18E-01	3.41	156.10
9	3.52E-01	3.41	178.40
10	0.00E+00	3.41	200.70
11	3.52E-01	3.41	223.00
12	1.18E-01	3.41	245.30
13	1.18E-01	3.41	267.60
14	3.52E-01	3.41	289.90
15	0.00E+00	3.41	312.20
16	3.52E-01	3.41	334.50
17	1.18E-01	3.41	356.80
18	1.18E-01	3.41	379.10
19	3.52E-01	3.41	401.40
20	0.00E+00	3.41	423.70
21	3.52E-01	3.41	446.00
22	1.18E-01	3.41	468.30
23	1.18E-01	3.41	490.60
24	3.52E-01	3.41	512.90
25	0.00E+00	3.41	535.20
26	3.52E-01	3.41	557.50
27	1.18E-01	3.41	579.80
28	1.18E-01	3.41	602.10
29	3.52E-01	3.41	624.40
30	0.00E+00	3.41	646.70
31	3.52E-01	3.41	669.00
32	1.18E-01	3.41	691.30
33	1.18E-01	3.41	713.60
34	3.52E-01	3.41	735.90
35	0.00E+00	3.41	758.20
36	3.52E-01	3.41	780.50
37	1.18E-01	3.41	802.80
38	1.18E-01	3.41	825.10
39	3.52E-01	3.41	847.40
40	0.00E+00	3.41	869.70

표 2 : 실현된 어레이의 가공치수
(도파관규격 : WR90, 재질: AL,
슬롯의 폭 = 1.6mm, 주파수 = 9.4GHz)

3) 결론

시뮬레이션 결과로 얻어진 패턴은 그림3에 표시되었다. 이것을 그림4에 나타난 비공진형 어레이와 비교해 볼때 안테나 이득이 0.4데시벨 정도 좋으며 3 데시벨 빔폭이 0.14° 정도 더 좁고, 20 데시벨 빔폭은 1.3° 정도 좁다.

부엽준위 특성도 공진형이 좋으며 패턴 자체에서 비공진형은 좌우대칭이 아니며 주엽의 어느 한쪽이 뭉그러지는 현상이 나타나며 쇼울더 (Shoulder)가 생기려는 경향이 두드러지게 나타난다. 그리고, 비공진형중앙급전식 어레이를 제작 하였을 때 이론치와 측정치간의 차이가 많이 나는데 비해서

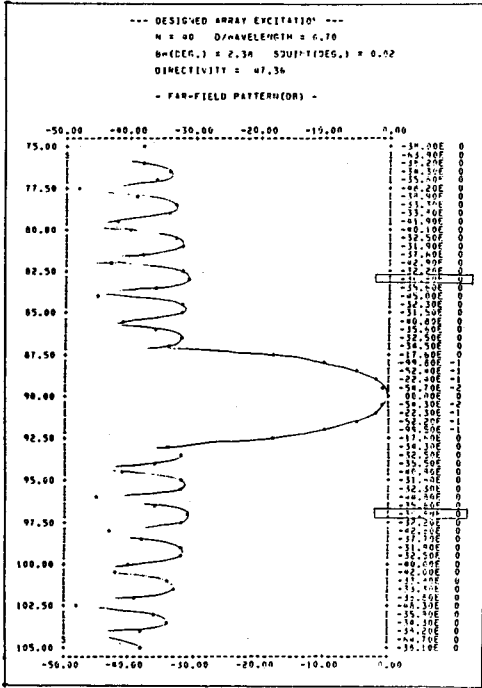


그림 3 : 실현된 3ft 공진형 어레이 패턴
(슬롯갯수 = 40개, $\bar{n} = 5$,
슬롯간격 = 22.3mm, 주파수 = 9.4GHz)

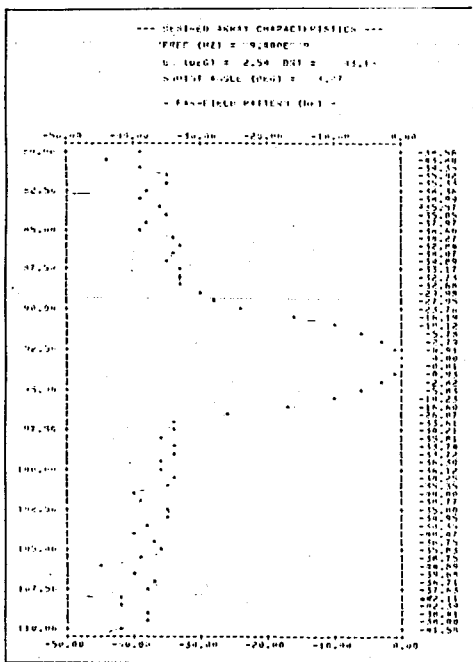


그림 4 : 3ft 비공진형 어레이 패턴
(슬롯갯수=39개, $\bar{n}=5$, 슬롯간격=24.20mm
슬롯간격=20.65mm, 주파수=9.4GHz)

공진형 중앙급전식 어레이는 측정 패턴이 이론 패턴을 거의 유지한다는 장점이 있다. 그러나, 현재 긴 어레이에서는 공진형이 통과대역폭이 좁기 때문에 비공진형으로 설계 및 제작을 하고있다. 하지만, 공진형 어레이의 피이드 부근에서 광대역 매칭기법을 써서 공진형 어레이의 통과대역폭을 넓히는 것이 검토중에 있으므로 이는 곧 해결되리라 본다.

- 참고 문헌 -

1. C.A.Balanis : "Antenna Theory" PP679 - 684, Harper & Row, Publishers. Inc., N.Y, 1982
2. G.A.Thiele & W.L.Stutzman, "Antenna Theory & Design", PP145 - 154, John Wiley and sons Inc., N.Y.1981
3. 안병철 : "도파관 슬롯 안테나" 미니레이다용 마이크로웨이브 부품 및 관련기술 개발에 관한 연구, 금성정밀 중앙연구소, 과학기술처 1984. 4
4. I.P.Kaminow & R.J.Stegen : "Waveguide Slot Array Design", T.M. No.348, PP37 - 42, 1954
5. W.H.Watson : "Resonant Slots", J. Inst. Elec. Eng., Part3A93, PP 747 - 778, 1946
6. B.N.Das & J.Ramakrishna, "Resonant Conductance of Inclined Slots in the Narrow Wall of Rectangular Waveguide", IEEE, Vol.AP-32, No.7, 1984. 7