

광대역 스위칭 네트워크용 스위칭 소자 구조

○ 김 동헌, 시 완식, 심 창섭

한국 전자 통신 연구소 광통신 시스템 연구실

Switching Component for Broadband Switching Network

Kim, D. H., Seo, W. S., Sim, C. S.
ETRI, Photonic Systems Section

Abstract : This paper presents a scheme of 16 x 16 VLSI crosspoint chip as a key component in future broadband switching network operating at bit rates up to 140Mbit/s using space division switching technique. First, functional requirements of the chip are investigated in terms of a large switching unit. Then, a regeneration circuit to provide reshaping of previously switched signals is presented.

I. 개요

미래의 광대역 ISDN 스위칭 네트워크는 주로 영상전화의 스위칭이나 다수의 TV 프로그램중 일부가 가입자가 선택할 수 있는 기능을 수행 하게 될것이며 디지털 영상 전송속도를 기준으로한 70Mbps 또는 140 Mbps 신호의 디지털 스위칭 네트워크가 될것이다. 이미 일본의 NTT나 독일의 DBP는 각각 현재의 아날로그 시스템을 디지털 협대역 시스템으로 전환하고 더욱 나아가 궁극적으로 TV 본배를 포함한 광대역 시스템 개발에 박차를가하고 있다. [1] [2] 이러한 광대역 시스템은 고속의 신호를 스위칭할수 있는 기본적인 스위칭 소자의 필요성을 낳게 하였다. 최근의 초고속 프로세스 및 회로기술의 발전에도 불구하고 시분할 다중화 기술이 광대역 스위칭 네트워크에 적용될 경우 스위칭 속도는 경제적인 다중도를 고려하였을때 수 Gbps에 이르러 여러가지 심각한 문제 즉 배선이나 기생성분이 존재하여 이러한 시스템을 구현 하는데 어려움이 따르기 때문에

공간분할 다중화 기술을 사용한 스위칭 소자에 대한 연구가 진행중이다.

II. 스위칭 소자.

앞서 언급한 바와 같이 광대역 통신망은 최대 140Mbps의 신호를 스위칭할수 있는 크로스포인트 매트릭스 VLSI 소자를 핵심소자로 사용 하며 현재 ECL 및 CMOS 게이트 이레이에 의한 스위칭 소자에 대한 연구 및 상용화의 이부가 발표되고 있으며 [3] 이들 소자들은 보다 많은 광대역 서비스의 가입자를 수용하기 위하여 고집적화 및 저전력화가 필수적이며 현재 상용화된 소자들조차도 이 조건을 만족하지 못하고 있다. 대용량 스위칭 네트워크를 실현하기 위한 스위칭 소자가 갖추어야 할 특성을 열거하면 다음과 같다.

- 고 집적화
- 소모전력의 극소화
- 고 신뢰도

한편 시스템의 경제적인 측면을 고려할 경우 위의 스위칭 소자에 가능한 많은 기능을 집적화할 필요가 있으며 이들 기능으로는 다음과 같다.

i) 크로스포인트(Crosspoint)

[그림-1]은 16x16 스위칭 소자의 크로스포인트로서 16개의 16:1 멀티플렉서가 크로스포인트를 구성하고 있으며 다음과 같은 기능이 요구된다.

- 최대 140Mbps(NRZ 데이터)의 디지털 신호 스위칭

- Point-to-Point 스위칭
- Point-to-Multipoint 스위칭
- 16개의 보조 입력을 사용하여 용량증대
- 입, 출력 어드레스 지참

ii) 신호재생(Signal Regeneration)

대용량의 스위칭 네트워크일 경우 일정한 기존의 서비스를 제공하면서 크로스포인트의 수를 경제적으로 설정하기 위하여 여러단계의 스위칭 네트워크를 구성하게 된다. 따라서 고속의 신호가 이러한 스위칭 네트워크를 통과하게 되면 필스폭의 변화나 지터와 같은 신호의 왜곡이 발생한다. 이러한 불가피한 신호의 왜곡은 주로 코넥트에서의 신호의 반사와 라인 터미네이션 및 대역폭의 제한 때문이며 또는 신호선간의 크로스토크나 전원라인에 의해 기인할수도 있다. 그러므로 대용량 광대역 스위칭 네트워크에서는 복수의 신호재생회로가 필수적으로 구성되어야 한다. 일반적으로 고속의 디지털 신호의 재생은 플립 플롭을 이용한 여러가지 방법이 있다. 대표적인 방법으로 SAW 필터와 PLL을 이용하여 클럭을 추출함으로써 입력 데이터를 재생하는 방법이 있으나 [4] 이는 필터 및 VCO와 같은 아날로그 회로의 집적화에 많은 어려움이 따르기 때문에 [그림-2]와 같이 스위칭 네트워크의 클럭을 이용하여 고속의 입력 신호를 재생하고 스위칭 소자의 각각의 입력단에 용이하게 집적화 할수 있는 디지털 자동 위상 조절기가 바람직하다.

iii) 크로스포인트 제어 및 동화로 감시(Control and Supervision)

[그림-1]의 CM(Connection Memory) 어레이는 스위칭 크로스포인트의 어드레스 및 상태를 나타내고 있으며 스위칭 네트워크 구성시 소자 각각의 제어를 위해 2개의 마이크로 프로세서 모듈을 제공하고 있으며 [그림-3]은 스위칭 소자의 제어 부분의 구성도로서 포트에 연결되는 서로 다른 속도의 프로세서가 같은 어드레스를 동시에 액세스할 경우 어드레스 비교기를 통해 포트의 우선순위를 연속적으로 바꾸어 줄수 있으며 이는 인터럽트 토직을 이용하여 가능하다.

감시회로는 스위칭 소자의 각 입력으로 부터 들어오는 고속의 데이터를 버퍼에 저장하여 실제 광대역 시그널링에 의한 스위칭 결과를 출력에서 비교함으로써 광대역 통화로의 오류를 감시하는 기능을 수행한다. [그림-4]는 감시 및 제어블 포함한 16 x 16(+16) VLSI 크로스포인트 스위칭 소자의 구성도이다

3. 컴퓨터 시뮬레이션 및 실험 결과

다음은 스위칭 소자의 주요 부분인 크로스포인트 및 자동 위상 조절기의 기능을 컴퓨터 시뮬레이션 하였으며 아울러 디지털 자동 위상 조절기의 실험 결과를 [그림-5], [그림-6], [그림-7]에 제시하였다.

4. 결론

새로운 광대역 서비스의 도입을 위해서는 보다 경제적으로 구성될수 있는 광대역 스위칭 네트워크가 요구된다. 이를 위해 고속 신호의 교환이 가능한 크로스포인트 칩이 핵심적인 소자로 등장하기 때문에 선진 각국은 Custom VLSI 스위칭 소자의 개발에 관한 연구를 진행하고 있다. 일부 국가의 경우 1.25um CMOS 스위칭 소자(16 x 16)의 개발을 완료하고 0.7um CMOS 스위칭 소자(32 x 32)에 관한 연구를 수행중 에 있으며 스위칭 네트워크의 경제적인 효율에 관점을 두어 고집적, 소모전력의 극소화, 고신뢰도에 바탕을 둔 고도의 주판형 CMOS 기술을 이용하고 있다. 이들 소자들은 자국의 통신망과 밀접한 관련을 가지고 있으므로 나라마다 설계 규격이 상이하고 또한 대량 생산에 의한 상용화가 일부 국가를 제외하면 극히 제한되어 있어 자국의 교환망에 적합한 스위칭 소자의 개발이 불가피 할 것으로 생각된다.

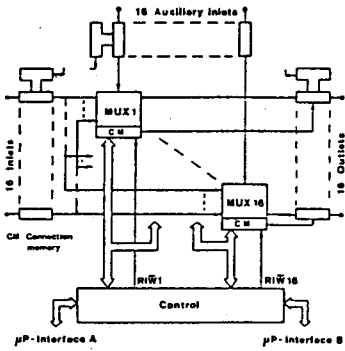
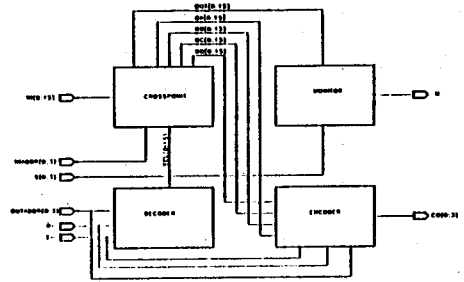
참 고 문 헌

[1]. E. Iwahashi, H. Fukutomi, "Optical Subscriber Loop System for Business and Local Area Application - Overview" in Review of ECL, Vol. 32, No. 4, pp 549-553, 1984

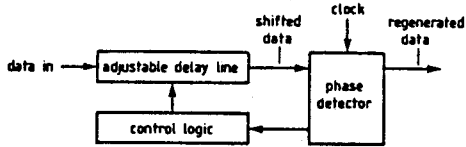
[2]. K. E. Kneisel, "Broad-Band Communication in Germany" IEEE Vol. sac-

4, No. 4, July 1986

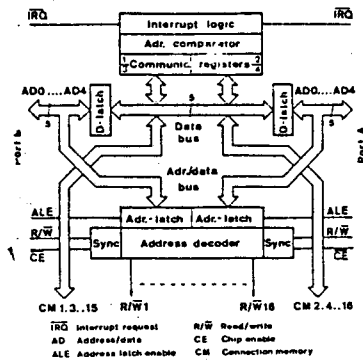
- [3]. H. Bauch, K. Euler, B. Schaffer, "Architectural And Technology of Broadband Switching" ISS84, 23C, Paper 1
- [4]. 신 봉관 외, "Self-Clock Recovery Circuit with Improved Jitter Performance" Elec. Lett. Vol. 23, No. 3, pp 110-111, Jan 1986



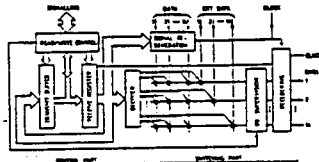
[그림-1] 크로스포인트 구성도



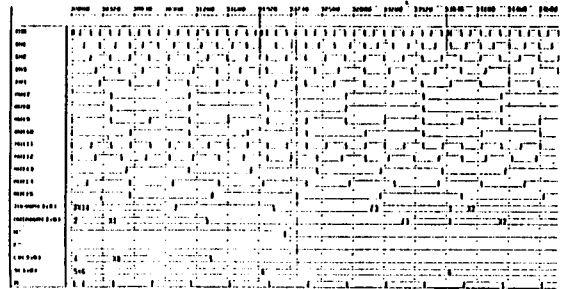
[그림-2] 디지털 자동 위상 조절기의 구성도



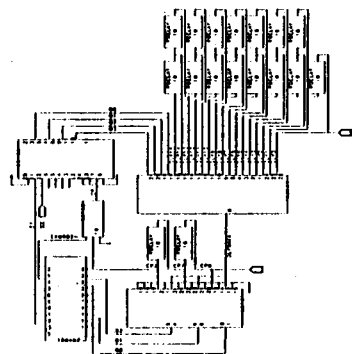
[그림-3] 제어 구성도



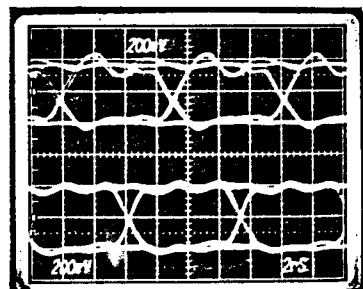
[그림-4] 16 x 16(+16) 크로스포인트 구성도



[그림-5] 16 x 16 크로스포인트 및 시플레이션



[그림-6] 신호 재생 회로 및 시플레이션



[그림-7] 신호 재생 회로의 입력 및 출력 파형