

Multi-write 방식을 적용한 대용량 스위치 네트워크

오 돈 성, 강 구 홍, 장 동 만, 박 권 철, 구 기 웅*

한국전자통신연구소, *(주)금성반도체

A large capacity switching network with multi-write method

Don Sung Oh, Koo Hong Kang, Dong Man Jang, Kwon Chul Park, Ki Wung Koo*

Electronics and Telecommunications Research Institute, *Gold Star Semiconductor, Ltd.

Abstract

A digital switching network is proposed which is of Time - Space - Time architecture with a capacity of approximately 26,000 Erlangs. Large capacity time switches, which have both concentration and time slot interchange(TSI) functions, are also implemented with relatively low speed devices by a newly proposed multi-write method.

1. 서 론

디지털 전자교환기의 스위치 네트워크는 time slot interchange(TSI)를 수행하는 time switch(T)와 복수의 time switch들간의 time slot을 공간적으로 교환하는 time multiplexed space switch(S)로 구성되며 이들간의 여러가지 조합으로 스위치 네트워크를 구성하는 것이 보통이며 최근의 경향은 효율성이 뛰어난 T-S-T 구조가 가장 보편적으로 사용된다.^[1,2,3,4]

T-S-T 스위치 네트워크에 있어서 용량을 결정하는 요소는 각 time switch의 개별용량과 space switch의 matrix size로 결정되나 time switch의 용량은 사용되는 메모리의 access time 등에 의하여 제한이 있기 때문에 space switch의 matrix를 크게하여 스위치 네트워크의 용량을 증대시키는 방법이 많은 교환기에서 사용되고있다.^[5,6]

본 연구에서는 집선기능과 TSI기능을 동시에 수행하는 4K * 2K time switch와 time multiplexed space switching기능을 수행하는 (64*64)*2 space switch matrix로 구성하여 약 26,000 Erlang까지의 트래픽을 처리할수 있는 대용량 스위치 네트워크의 특성 및 실현 방법에 대하여 논하였다.

2. 대용량 스위치 네트워크 구성

소용량 스위치의 경우는 단일 T나 S, T-S,S-T등으로 구성이 가능하나 대용량의 경우는 더많은 T와 S의 조합이 필요하게 되며, 메모리 소자의 발달로 T의 용량을 증대시킬 수 있기 때문에 T-S-T, S-T-S의 통화로망 구성이 보편화 되어 있다. S-T-S형 통화로망은 메모리 가격이 높았던 시기에 고려되던 방식으로 트래픽 특성이 T-S-T형에 비해서 상대적으로 좋지않으며 통화로 증설시*제약이 따르게되어, 메모리를 저렴한 가격으로 입수가능한 현시점에는 별로 채용되지 않는 형태이다. T-S-T형의 통화로가 용량확대 특성면에서 유리한 점은 시분할 다중도의 향상에 비례하여 접속 선택할 수 있는 경로 수가 확대되어 통화로망의 사용효율을 높일 수 있고 회선과 통화로망의 time slot이 독립적으로 선택되어 설비설계가 용이한 링크 정합 방법을 구성할 수 있는 점이다. 현재 실용화 내지는 개발중에 있는 디지털 교환기의 통화로망은 최근 진보된 반도체 기술을 적극적으로 채용하여 구성이 단순하고 트래픽 특성이 우수한 고다중 time switch를 이용한 T-S-T형을 많이 채용하고 있다.^[1,2,3,5]

본고에서 구현한 대용량 스위치 네트워크는 T-S-T구조이며, 그림 1. 에서 TSU와 SSU가 T-S-T 스위치 네트워크를 이루고 TSU와 SSU사이의 highway는 1024 TS(Time Slot)이며 2개의 FOL로 연결된다. TSU는 4096 TS에 대한 TSI 기능과 집선기능을 수행하는 장치이며 SSU는 64*64*2 matrix switch로 총 64K TS에 대한 TMS(Time Multiplexed Space Switching) 기능을 수행한다. 따라서 SSU는 최대 64개의 TSU를 수용할 수 있고, TSU는 최대 4,096 가입자 또는 1,024 중계선 수용이 가능하다.

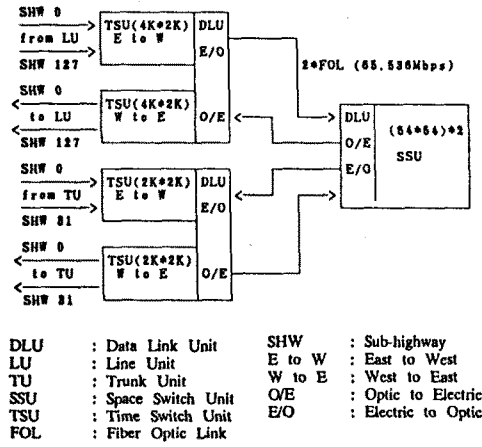


그림 1. 대용량 스위치 네트워크 계통도
fig 1. block diagram of large capacity SN

3. 통화 처리 용량

스위치 네트워크의 통화처리용량(traffic-carrying capacity)은 스위치 네트워크의 구조적인 규모에 의해 거의 결정되며, 통화로 탐색방법(path searching algorithm)에 따라 다소 차이가 날 수 있다.^[7] 본고에서 제안된 스위치 네트워크의 구조를 토대로 양방향 통화로 탐색법 및 대칭적 통화로 탐색법에 따른 최대 통화처리용량을 산출한다.

스위치 연결을 요구하는 임의의 호에 대해 스위치 네트워크에서 완전한 서비스가 이루어지기 위해서는 양방향으로 통화로가 구성되어야 한다. T-S-T 구조로 이루어진 스위치 네트워크에서 통화로가 구성되기 위해서는 한쌍의 같은 번호 internal TS이 Trx측과 Trx측에 동시에 idle한 상태로 존재하여야 한다.

양방향 통화로 탐색법은 발신측에서의 통화로와 착신측에서의 통화로를 구성하기 위한 TS를 각각 따로 탐색하는 방법으로 임의의 한쌍의 TS이 동시에 idle할 확율을 p라 하고 n을 이런 TS을 찾는 횟수(통화로 탐색수)라 할 때 두 방향의 통화로중 어느 한방향이라도 가능한 TS을 찾지 못해 호가 blocking된 확률 B₂은 다음과 같이 표현된다.^[8]

$$B_1 = 1 - [1-(1-p)^n]^2 \quad (식 1)$$

대칭적 통화로 탐색법은 발신측에서의 통화로나 착신측에서의 통화로중 어느 한방향의 통화로를 탐색하여 다른 한 방향의 통화로는 그에 대칭되는 TS을 할당하는 방법이다. 그림 1.에서 보는 바와 같이 T-SW와 S-SW간에 연결된 TS 수를 c라 할 때 발신측에서의 통화로 구성을 위해 첫번째

Trx와 두번째 Trx간에 K번째 TS을 할당한다면 착신측에서의 통화로에는 두번째 Trx와 첫번째 Trx간에 K+c/2 번째 TS을 할당한다. 이런 방법으로 TS을 할당한다면 대응되는 TS이 항상 존재하므로 한방향의 통화로만 탐색하면 된다. 임의의 한쌍의 TS이 가능한 확율을 p라 하고 통화로 탐색 수를 n이라 할 때 스위치 네트워크에서의 blocking 확률 B₂는 다음과 같이 표현된다.

$$B_2 = (1-p)^n \quad (식 2)$$

(식 1)과 (식 2)는 T-S-T 스위치 네트워크에서 T단의 T의 수가 상당히 클 때의 blocking 확률이고 실제로 T단의 T의 수가 m이고 한 TS의 평균 점유율 (occupancy)을 a라 하고, 각 T마다 통화로 연결에 가능한 TS수 c라 하면 임의의 한쌍의 TS이 동시에 idle할 확률 p는 (식 3)과 같이 된다.

$$p = 1 - a(m-1)/m \quad (식 3)$$

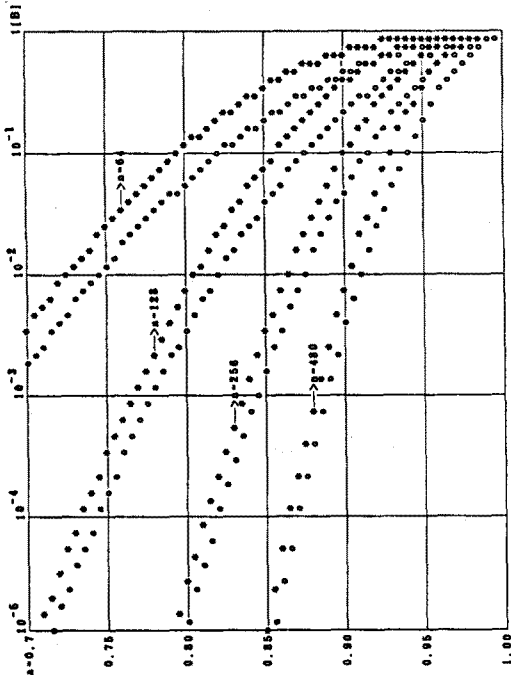
본고에서 제안된 대용량 스위치 네트워크의 T-S-T에서 각 T단이 60개의 TSU로 이루어지고 S단을 64K로 실현하는 경우 양방향의 통화로를 각각 따로 탐색하는 경우의 blocking 확률 B₁과 통화로를 서로 대칭적으로 연결할 경우의 blocking 확률 B₂는 (식 1), (식 2)에서 다음과 같이 주어진다.

$$B_1 = 1 - [1 - \{(a/m)(2m-1-(m-1)a)\}^n]^2 \quad (식 4)$$

$$B_2 = \{[(a/m)(2m-1-(m-1)a)]^n\}^2 \quad (식 5)$$

그림 2.에서 T-S-T 스위치 네트워크의 트래픽 특성은 주로 소프트웨어에 의한 탐색값이에 의하여 결정되며, 양방향 통화로 탐색법과 대칭적인 통화로 탐색법에 의한 트래픽 특성을 비교해 보면, 대칭적인 통화로 탐색법에 의한 통화로 탐색을 수행하는 경우 스위치 네트워크의 트래픽 특성을 향상시킬 수 있다. <표 1>에 두가지 통화로 탐색법에 의한 스위치 네트워크의 최대 통화처리용량을 보였다.

그림 2.와 <표 1>에서 탐색값이가 길어질수록 blocking 확률이 작아질수록 통화처리용량이 많으며, 대칭적 통화로 탐색법이 양방향 통화로 탐색법에 비해 동일한 탐색값이 blocking 확률에서 더 높은 통화처리용량을 보여주고 있다. 32 bit micro processor를 사용하여 스위치 네트워크를 제어한다면 통화로 탐색시간이 문제가 되지 않을 것으로



a : 평균 점유율
 B : blocking율
 n : 소프트웨어에 의한 탐색길이
 * : 양방향 통화로 탐색법에 의한 트래픽 특성
 ooo : 대칭적 통화로 탐색법에 의한 트래픽 특성

그림 2. T-S-T 스위치 네트워크의 트래픽 특성
 fig 2. traffic characteristic of T-S-T SN

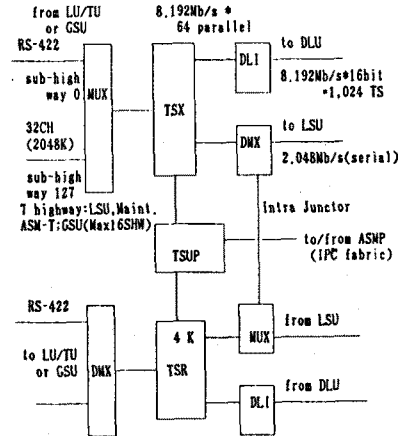
<표 1> 스위치 네트워크의 최대 통화처리용량
 <table 1> Max. traffic-carrying capacity of SN

B \ n	양방향 통화로 탐색법			대칭적 통화로 탐색법		
	128	256	480	128	256	480
0.01	23,184 0.8050	24,869 0.8635	25,986 0.9023	23,572 0.8185	25,148 0.8732	26,190 0.9094
0.001	22,058 0.7659	24,062 0.8355	25,387 0.8815	22,374 0.7769	24,292 0.8435	25,577 0.8874
0.0001	21,128 0.7336	23,371 0.8115	24,877 0.8638	21,384 0.7425	23,569 0.8184	25,024 0.8689

B=blocking 확률 n = 탐색길이 단위 : Erlang

고려되므로, 하나의 highway에 가용한 통화 channel 480TS를 모두 탐색한다고 할 때 CCITT에서 권고하는 loss probability는 $10^{-2} - 10^{-3}$ 이므로 blocking 확률의 허용치를 10^3 으로 하여 본고에서 제시한 스위치 네트워크의 최대 통화처리용량을 구하면 <표 1>에서 보는 바와 같이 대칭적 통화로 탐색법을 이용할 경우 약 25,500 Erlang이 된다. 또한 대칭적 통화로 탐색법을 적용하는 경우 통화로 탐색 시간이 상대적으로 적게 소요되는 장점이 있다. 반면 양방향 통화로 탐색법을 적용하는 경우 한방향 통화로만을 연결할 때 편리하다.

4. 4K multi-write 시간 스위치(time switch)



- ASM : Access Switching Mod
- ASMP : ASM Processor
- DLI : DLU Interface
- DLU : Data Link Unit
- GSU : Grobal Service Unit
- LSU : Local Service Unit
- LU : Line Unit
- LU-A : Line Unit-Analog
- LU-D : Line Unit-Digital
- MUX : Multiplexing
- DMX : Demultiplexing
- TSR : Time Switch Receiver
- TSU : Time Switching Unit
- TSUP : TSU Processor
- TSX : Time Switch Transmitter
- TU : Trunk Unit

그림 3. TSU Block 구성도
 fig 3. block diagram of TSU

본고에서 제안한 대용량 스위치 네트워크의 TSU (Time Switch Unit)의 구조를 그림 3.에 보였다. 4K* 2K 양방향으로 구성된 TSU는 ASM내에 속하는 하드웨어 장치로서 TSI기능 및 집선기능 신호장치 녹음안내/회외통화장치 등과 가입자/중계선 정합장치 간의 연결기능을 수행하며, 크게 다섯 부분으로, Multiplexer and Demultiplexer, T-sw speech memory, T-sw control memory, DLU interface, Maintenance and test 회로로 구성한다. 또한 TSUP에 의하여 제어 받는다. TSX의 출력 time slot 2K 중에서 1K time slot을 DLI를 통해서 DLU로 보내 space switch unit(SSU)와 두개의 optical fiber link를 통해서 연결되도록하여 T-S-T 스위치 네트워크를 이루게 하며, 나머지 1K time slot은 intra junctor와 LSU에 할당 한다. 이 때 TSU가 가입자 정합장치인 LU를 수용하는 경우 최대 약 4K 가입자를 수용할 수 있고, 중계선 정합장치인 TU를 수용하는 경우 약 1K 정도의 중계선을 수용할 수 있다. 또한 TSU는 신뢰도를 고려하여 이중화 구조로 실현한다. time switch의 용량은 128 - 4096 time slot 까지

현재 사용되고 있는 범위이다.⁴⁾ 일반적으로 4K time slot 용량의 time switch를 실현하기 위해서는 highway의 데이터 비트 rate를 36.768 Mbps로 하고 시스템클럭의 주파수는 약 131MHz를 사용해야 하며 time switch에 사용하는 RAM의 access 시간은 약 7ns 이하로 해야 한다. 위와 같이 높은 주파수의 시스템 클럭을 사용하는 경우 상대적으로 고속의 소자를 사용해야 하므로 실현하기에 여러가지 어려운 점이 발생한다.

TSI기능과 집선기능을 동시에 수행하는 4K*2K time switch unit는 separated 구조로 되어 있으며 Sequential-write-random-read(SWRR) 방식을 채택하였다.

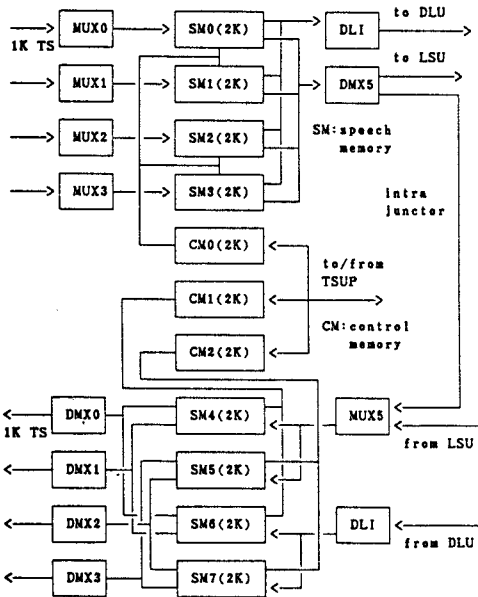


그림 4. TSU의 집선 및 TSI 계통도
fig 4. concentration and TSI of TSU

그림 4.에 TSU의 집선 및 TSI 계통도를 보였다. TSU에서는 상대적으로 낮은 데이터 비트 rate와 시스템 클럭을 사용하기 위하여 SM을 병렬화하는 한가지 방법인 multi-write 방식을 적용하였으며 SM으로 dual port SRAM을 사용하였다. TSU에 LU를 수용하면 TSU의 입력 time slot은 4K가 되고, 각 각의 입력 time slot은 time switch의 SM에 time slot counter의 제어에 따라 순차적으로 multi-write되고 CM의 제어에 따라 DLI 또는 DMX로 출력되므로써 집선기능과 TSI 기능을 동시에 수행하게 된다. 4K time slot에 대한 집선 기능과 TSI 기능을 동시에 수행하는 TSU는 8MHz 이하의 클럭 만

을 사용해서 실현 가능하므로 ECL 소자와 같은 고속 소자를 사용할 필요가 없으므로 전력소모, 경제성등에서 잇점이 있다.

5. 결 론

디지털 전자교환기의 스위치 네트워크중 약 26,000 Erlang까지의 트래픽을 처리할 수 있는 T-S-T형 스위치 네트워크를 제안하였다. 스위치 네트워크를 구성하는 기본 요소인 time switch를 양방향 4K*2K time slot으로 구성하여 집선기능과 TSI기능을 동시에 수행할 수 있도록 설계하였으며, SM(speech memory)과 CM(control memory)으로 dual port SRAM을 사용하여 구성하고 multi-write 방식을 적용하여 time switch를 실현함으로써, 일반적으로 4K time switch 구성시에 필요한 시스템클럭인 약 130MHz 대신에 highway의 데이터 비트 rate와 같은 8MHz 만으로 실현가능하다. 따라서 time switch 구성시 전력소모면이나 경제성등에서 커다란 잇점을 갖게 된다. 앞으로 용량뿐만아니라 ISDN 서비스를 제공하기 위한 broadband switch나 optical switching 기술을 적용한 스위치를 부가시킨 디지털 스위치 네트워크 구현을 위한 연구가 계속되어야 한다.

참고 문헌

1. H.G.Bahk et al., "A study on the Digital Trunk Interface Module of TDX-1 Digital Switching System", SISEE'85, Non.1985.
2. T.Ueno, T. Sampei and K.Kogure, "Speech Path Equipment of D60 and D70 Digital Switching Systems", Review of E.C.L., vol. 33, no.2, pp.300-313, 1985.
3. J.C. Borum et al., "The 5ESS Switching System: Hardware Design", AT and T Tech.J., vol.64, no.6, pp. 1417-1437, July 1985.
4. K.Tawara et al., "Speech Path System for DTS-11 Digital Toll Switching System", Review of E.C.L., vol. 30. no.5, pp.767-777, 1982.
5. K.A. Lutz, "Implementation of broadband ISDN with the SIEMENS Switching System EWSD", Proc.of ICC' 86, 24.6.1-24.6.5, 1986.
6. 오든성외, "대용량 Switch Network의 설계", 전자 공학회 합동학술발표회 논문집, 1985.10.
7. T.Saito, N.Ogino and H.Inose, "Relation between Types of T-S-T TDM Switching Network and Dynamic Steps of Path Hunting", Trans of IECE Japan 63-B. no.9 pp.900-907, Sep.1980.
8. 오든성, 박권철, "TDX-1 스위치 네트워크의 통화량", 한국통신학회 1986년 논문집, pp.142-145, 1986. 5.