

厚膜 및 薄膜 하이브리드 마이크로 回路 技術

李 建 國 大 學 校
潘 國 大 學 校

ABSTRACT

The thick and thin film hybrid microcircuit technologies are reviewed. The materials, the processing conditions and the final properties of thick and thin film conductors, resistors dielectrics are discussed.

1. 緒 言

厚膜(thick film)은 기원전 2세기경부터 알려졌고 陶磁器와 유리의 장식에 사용된 실크스크린 印刷技術의 새 이름이다. 이 기술이 20세기 중반에 들어 電子工業에서 매우 중요한 존재가 되었고, 眞空蒸着法의 薄膜(thin film)을 대치하면서 그와 상대적으로 厚膜이란 이름이 붙여 졌다.

1963년 IBM 360 컴퓨터의 도체 상호접속회로에 처음 사용된 이래 厚膜技術은 하이브리드 마이크로 回路로서 모든 電子工業分野에서 급속히 발전해 왔다. 그러나 후막기술은 그간 自家의 기술로 발전해 왔으며, 오늘날 전세계적 市場규모가 40억 달러에 달하고 있으면서도 역시 自家技術로 분류되고 있다. 후막은 전자공업의 꾸준한 발전과 더불어 새로운 기술과 용도가 계속 개발되고 있어 1990년에는 그 수요가 100억달러에 이를 것으로 추산되고 있다.

후막과 박막은 초기엔 그 이름이 나타내 주듯 막의 두께에 차이가 있었으나 전자공업이 요구하는 정교한 미세패턴을 위하여 계속적으로 새로운 기술이 개발되면서 두께의 차이가 거의 의미를 상실했고 오늘날은 膜의 形成方法에 따라 후막과 박막을 구분하고 있다.

후막은 하이브리드 마이크로회로(hybrid microcircuit)의 受動成分에 사용되며 導體(conductor), 抵抗體(resistor) 및 誘電體(dielectric) 페이스트(paste)를 원하는 패턴으로 電氣絶緣性 基板(substrate) 위에 스크린印刷 하고 건조한 다음 燒成하여 형성한다. 하나의 하이브리드회로가 되려면 이와 같은 공정의 여러번 되풀이와 더불어 막으로 형성시킬 수 없는 個別部品(discrete component)들과 半導體 칩(semiconductor chip)들을 부착하여야 한다. 이어 회로의 기능이 物理的 및 化學的 환경속에서 안전하게 보호될 수 있도록 패키지(pack-

kage)로 완성한다.

한편 박막도 하이브리드회로속에서 도체, 저항체, 유전체 등과 같은 수동성분을 형성하며 기능도 근본적으로 후막과 동일하다. 박막은 주로 眞空蒸着(vacuum evaporation), 陰極 스퍼터링(cathode sputtering) 및 이온鍍金(ion plating)에 의하여 형성되는 單一金屬, 金屬合金 그리고 金屬化合物膜으로 그 두께는 옴그스트롬(A°) 단위에서 마이크론(μ)단위에 이른다. 근래에 들어 가격과 기술적인 면에서의 장점들 때문에 하이브리드 마이크로회로에 박막의 이용이 점점 증가되고 있다.

본 고찰에서는 후막 하이브리드 마이크로회로의 제조기술을 소개하고 상호 비교하며 이들의 응용에 대하여 고찰하고자 한다.

2. 厚膜工程

2.1 후막공정 개요

후막 하이브리드 마이크로회로의 제조공정을 개략적으로 나타내어 보면 Fig.1과 같

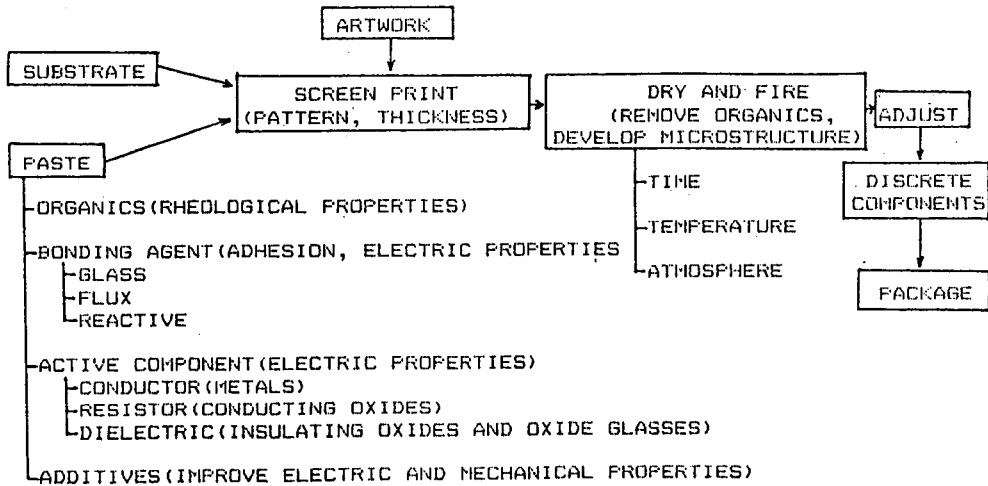


Fig.1 Thick Film Hybrid Technology

다. 후막기술의 주체는 스크린인쇄이다. 일정한 두께와 패턴을 지닌 스크린을 통하여 기판위에 원하는 종류의 페이스트로 인쇄한다. 이어 건조공정에서 有機溶媒를 증발시키고, 燒成공정에서 有機物을 완전히 分解시키며 더욱 높은 온도에서 일정한 微細組織이 發達하면 냉각후 원하는 電氣的 性能을 나타내게 된다. 저항체의 경우 저항치를 원하는 값으로 다시 조정해 주어야 하며, 이어 개별부품을 부착하고 패키지를 하게 된다. 페이스트는 도체이든, 저항체가

든, 유전체이든 모두 세가지의 주요성분을 함유하고 있어서 이들이 인쇄성을 부여하고, 소성 과정에서 양호한 막을 원만히 형성시키는 역할을 하여 막은 요구되는 전기적 및 기계적 특성을 갖게 된다. 특히 소성과정에서는 요구되는 미세조직(microstructure)의 원만한 발달을 위하여 시간-온도 프로파일(time-temperature profile)과 소성분위기를 유지시켜 주어야 한다.

2.2 스크린印刷

후막의 형성에 스크린印刷法을 쓰는 것은 후막용 페이스트가 比重이 큰 金屬이나 金屬酸化物粉末, 그 보다는 비중이 작은 유리粉末 그리고 有機纖維質溶液으로 이루어진 懸濁液이기 때문에 높은 粘度를 갖지 않으면 비중차이 때문에 균일한 인쇄가 어렵게 된다. 그래서 스크린인쇄에는 페이스트의 점도를 높게 조절하고 거기에 疑似可塑性(pseudoplastic) 또는 칙소트로픽(thixotropic)성질을 나타낼 수 있는 添加劑를 가하여 인쇄적성을 부여한다. 인쇄는 Fig.2에서 볼 수 있는 바와 같이 페이스트가 통과할 수 있는 일정한 패턴을 갖는 스크린위에 페이스트를 놓고 스퀴지(squeegee)로 밀어서 일정한 모양의 페이스트막을 기판위에 형성하게 한다.

이와 같은 스크린인쇄공정에서 중요한 因子는 스크린變數와 機械的 變數로 나눌 수 있다.

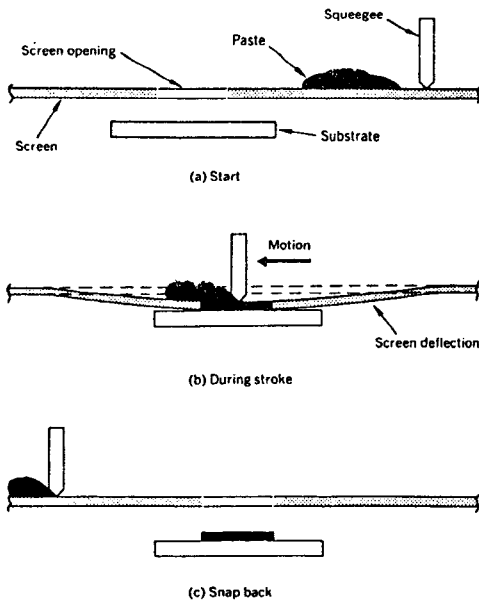


Fig.2 The screen printing cycle.

(snap-off distance)이다. 이와 같은 변수는 페이스트의 종류, 스크린의 종류, 패턴의 형태,

스크린은 일반적으로 스테인레스 스틸(stainless steel)제를 사용한다. 스크린변수는 첫째 스크린의 메쉬(mesh)수로서 페이스트의 종류와 패턴 및 회로의 특성에 따라 100메쉬에서 325메쉬사이에 다양하게 사용된다. 둘째는 스크린의 張力으로서 너무 낮으면 인쇄실패율이 커지고, 장력이 높으면 析出膜의 두께가 두터워지나 너무 높으면 스크린이 쉽게 손상된다. 세째는 網의 組織이고, 네째는 패턴을 형성하는 에멀존막의 두께이다.

스크린인쇄의 機械的變數는 첫째 스퀴지의 압력, 둘째는 밀는 속도 그리고, 세째는 스퀴지의 경도(hardness)이다. 네째는 스퀴지와 스크린간에 형성하는 각도(angle of attack)이고 다섯째는 스크린과 기판간의 간격

원하는 전기적 특성들에 따라 사용하는 조건이 달라진다. 일반적으로 인쇄된 막은 건조공정에 들어가기 전에 표면의 평활화를 도모한다.

2.3 乾燥 및 燒成

기판위에 형성된 막은 전기적 기능을 부여하는 活性材料와 유리질 재료인 無機物과 인쇄성을 부여하는 有機物이 상당량 혼합되어 있다. 일차적으로 有機溶媒를 제거하기 위하여는 150℃ 정도의 온도에서 약 20분간 건조한다. 건조는 보통 터널형 電氣定溫乾燥機 또는 赤外線加熱乾燥機에서 행한다.

건조한 다음 소성은 Fig.3에서 확인할 수 있는 바와 같이 일정한 시간-온도 프로필을 갖춘 터널가마에서 행한다. 소성과정의 200~400℃ 범위에서 유기물을 분해하게 된다. 유기물이 완전히 분해할 수 있는 충분한 시간을 주기 위하여 소성프로필은 400℃ 부근에 평탄부가 나타나 있다. 이 온도범위를 지나 500℃ 이상에서 유리는 녹아서 흘러 활성성분 입자를 적시고 상호 燒結되도록 하며 아울러 막을 기판에 단단하게 부착시킨다. 원하는 좋은 전기적 특성을

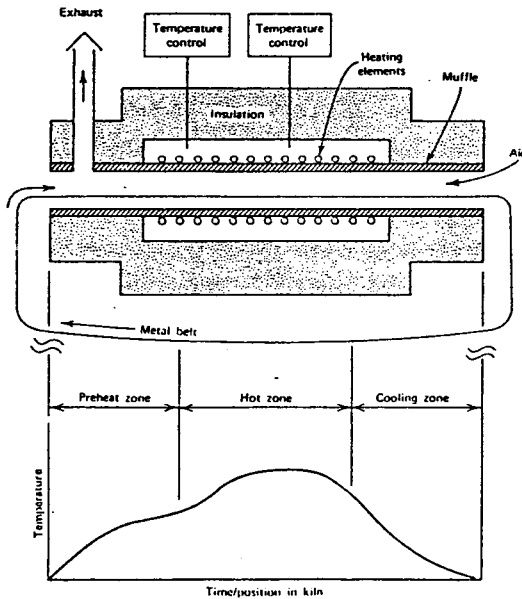


Fig.3 A cross section of a thick film furnace(kiln) and its temperature

갖도록 하기 위해서는 유리의 소결,緻密化 및 활성성분소결 등의 과정을 통해서 미세조직 재배열(microstructural rearrangement)과 원만한 숙성(ripening)이 요구되는데 이를 위하여 소성 최고온도에서 충분히 10분은 유지시켜 주어야 한다. 특히 저항체의 경우 동일한 조성의 페이스트일지라도 정확한 시간-온도 프로필에 의하여 소성되지 않을 경우롯드와 롯드간에 전기적 특성이 달라져 균일한 전기적 성능을 기대할 수 없게 된다.

2.4 厚膜 하이브리드 回路 形成시퀀스

후막 하이브리드 회로 제조공정은 Fig.4에 나타낸 바와 같이 맨 먼저 시스템의 규격을 결정하고 회로설계를 한 다음 그 회로에 필요한 構成成分을 구분하여 스크린 프린트용 layout 설계를 하고 각각의 도면을 그린다. 그 도면에 의하여 사진제판을 하고 스크린인쇄용 스크린패턴 또는 마스크를 만든다. 이 스크린으로 도체회로를 인쇄하고 건조 및 소성하며 이어 저항체를 인쇄하고 건조 및 소성한다. 이 두 단계는 회로의 크기와 복잡성에

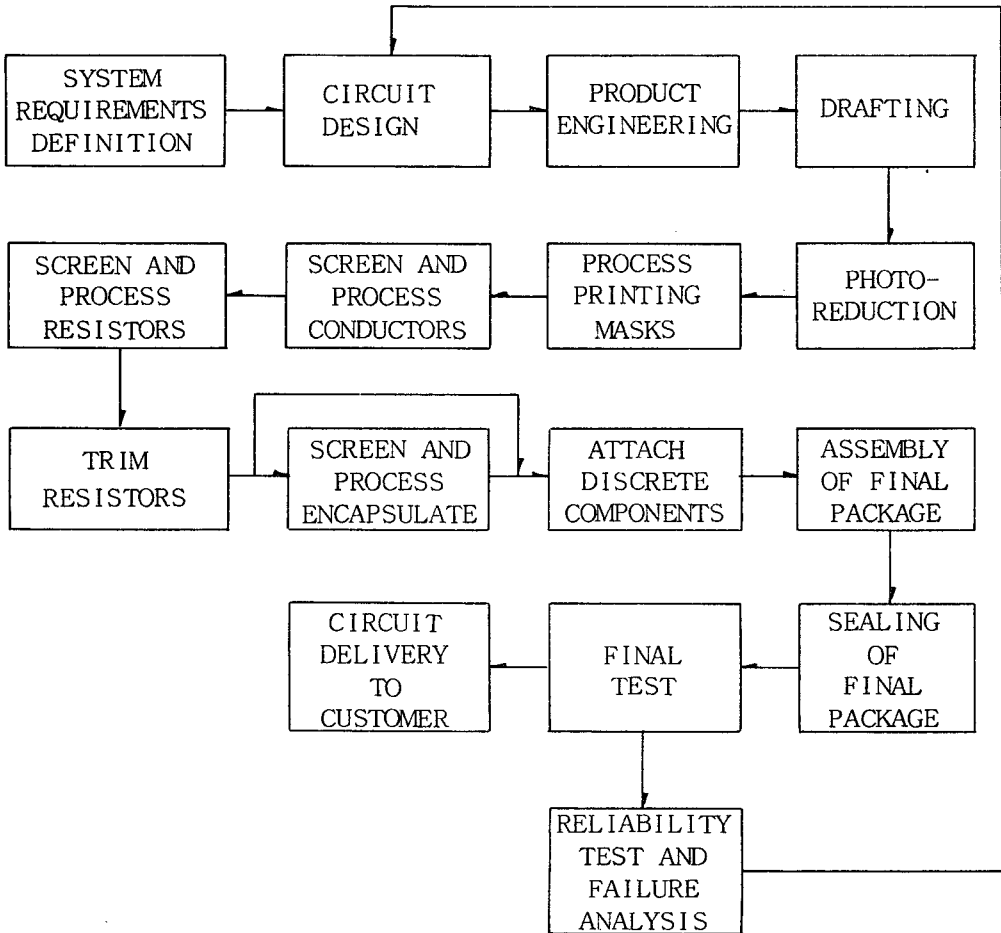


Fig.4 Thick-film Hybrid Circuit Process Flow Chart

따라 여러번 반복될 수 있다. 이어 레이저 트리머 (.Laser Trimmer) 나 연마제분사 트리머 (Abrasive Resistor Trimmer) 로 저항치를 調整해 주고 保護膜을 형성한 다음 또는 곳마로 個別部品를 부착하고 최종패키지에 조립한다. 이어 패키지를 封쇄하고 출하하는데 완제품의 信賴度 시험과 缺陷分析을 하여 그 정보를 회로설계단계로 제공해 준다.

Fig.4 의 도체인쇄단계부터 패키지단계까지를 좀 더 상세하게 설명적으로 나타내어 보면 Fig.5 와 같다. (a)는 제 1 차 도체패턴이고 (b)에서는 먼저 ①로 표시된 커패시터 “유전체 (capacitor dielectric) 를 형성하고 이어 제 2 차 도체막을 형성한다. 이때 ②는 커패시터의 상부전극이고 ③은 트랜지스터를 형성할 실리콘용 패드(pad) 이다. (c)의 ①은 도체와 도체간을 격리시키는 절연체인 크로스오버(crossover) 유전체이고 ②는 제 3 차 도체패턴이다. (d)는 저항

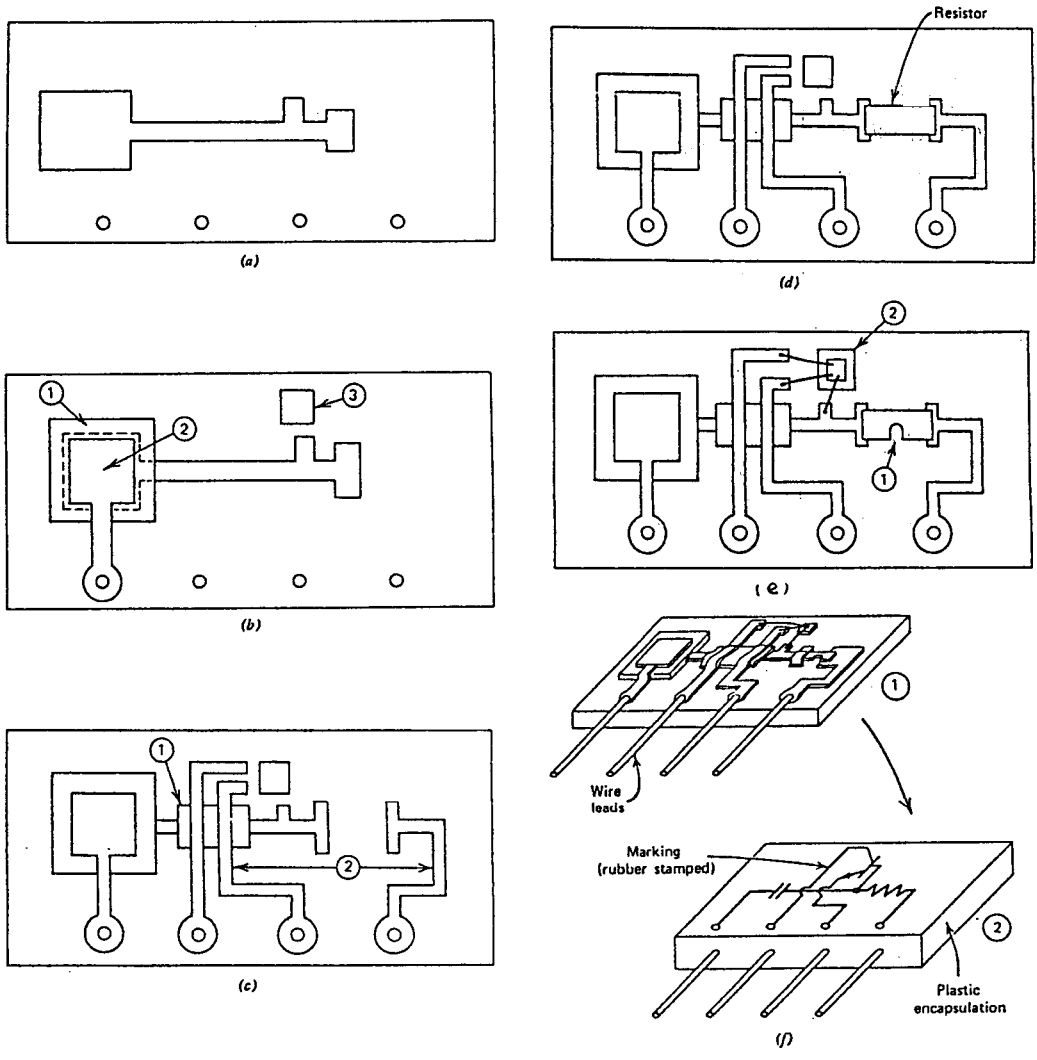


Fig.5 Illustrated Process Flow Diagrams of Thick Film Circuits

체를 도체전극간에 형성시킨 것이고 (e)에서는 저항체의 저항치 조정을 위하여 트리밍 ③을 하고 도체패드위에 실리콘을 부착하여 와이어 본딩을 하므로써 트랜지스터의 접속을 완결하는 부분이다. (f)는 리드(단자)를 부착하고 프라스틱 패키지를 한 다음 표시(marking)를 하여 완성된 제품이 된 모습이다.

3. 厚膜材料

3.1 基板(substrate)

후막 및 박막 하이브리드회로는 電氣絶緣性이 우수한 基板위에 형성된다. 그래서 기판은 높은 電氣比抵抗, 낮은 誘電損失이 요구되고 회로를 지지해야 하므로 높은 機械的强度가 있어야 한다. 化學的으로도 耐蝕性이 양호해야 하며 적합한 熱膨脹係數를 갖어야 한다. 한편 그 表面에 스크린인쇄를 해야 하므로 표면의 平平度(flatness)가 좋아야 하고 막과 표면의 附着性을 위해서는 표면의 일정한 粗惡性(roughness)이 요구된다. 특히 이 표면의 조악성이 후막용 기판과 박막용 기판을 구별하는 가장 중요한 점이다.

위에서 논의한 바와 같은 기판이 갖추어야 할 여러가지 요건들을 매우 충실하게 충족시켜 주는 것이 알루미늄 기판이다. 후막회로용으로는 주로 96% Al₂O₃의 알루미늄磁器가 쓰이고 박막용으로는 99.5% Al₂O₃ 알루미늄磁器가 쓰인다. 대표적인 기판을 Table 1에 나타내었다. 베릴리아(BeO ; bergllia)는 熱傳導度가 매우 우수한 磁器로서 放熱性이 큰 회로

Table 1. Properties of Substrates

Property	Unit	96% Al ₂ O ₃	99.5% Al ₂ O ₃	99.5% BeO
Surface quality	RMS or CLA microinches	25	8	18
Water absorption	%	0	0	0
Specific gravity		3.70	3.89	2.88
Hardness	Rockwell 45 N	78	80	65
Thermal expansion	25-300 °C	6.4 × 10 ⁻⁶	6.0 × 10 ⁻⁶	6.0 × 10 ⁻⁶
linear coefficient	25-700 °C	7.5 × 10 ⁻⁶	7.5 × 10 ⁻⁶	7.8 × 10 ⁻⁶
per °C	25-900 °C	7.9 × 10 ⁻⁶	8.3 × 10 ⁻⁶	8.5 × 10 ⁻⁶
Thermal conductivity	cal-cm/sec cm ² , °C	.084	.088	.55
25 °C		.041	.045	.28
300 °C		.026	.028	.17
500 °C		.020	.021	.08
800 °C				
Flexural strength	lbs/in ²	50,000	60,000	25,000
Dielectric strength	volts/mil			
thickness: 0.010		700	700	
0.025		550	550	500
0.030		500	500	
Dielectric constant,		9.1	9.6	6.4
25 °C 1 MHz				
Dissipation factor		0.0003	0.0002	0.0001
25 °C, 1 MHz				
Loss factor, 25 °C, 1 MHz		0.0027	0.0019	0.0016
Volume resistivity	Ω - cm			
25 °C		10 ¹⁴	10 ¹⁴	10 ¹⁴
10 °C		2 × 10 ¹³	10 ¹⁴	10 ¹⁴
300 °C		1.1 × 10 ¹⁰	10 ¹⁴	10 ¹⁴

에는 매우 중요한 기판이나 가격이 고가이다. 최근에는 琺瑯質基板(porcelainized steel substrate)이 등장하여 그 수요가 점점 증가하고 있다. 이 범랑질 기판은 기계적 강도가 매우

높고 가격이 저렴하며 그 鐵芯材가 共通接地回路(common ground)로 이용되는 장점이 있으나 후막의 소성온도에 제한이 따르는 것이 단점이다.

3.2 厚膜 페이스트

후막페이스트는 잉크라고도 하고 페인트라고도 부르는데 스크린인쇄에 적합한 粘度를 갖는 懸濁液(suspension)으로 比重차이가 큰 유기물 및 무기질 분말의 혼합물이다.

페이스트의 인쇄시 특성은 Fig.6에 나타난 바와 같이 높은 Shear rate에서 점도가 낮아지는 pseudoplastic 성질이 있어야 하고 snap-off 뒤에도 表面의 平滑化를 위하여 잠시 역시 점도가 낮아야 한다. 더욱 shear stress가 살아지면 곧 다시 점도가 높아지는 thixotropic 성

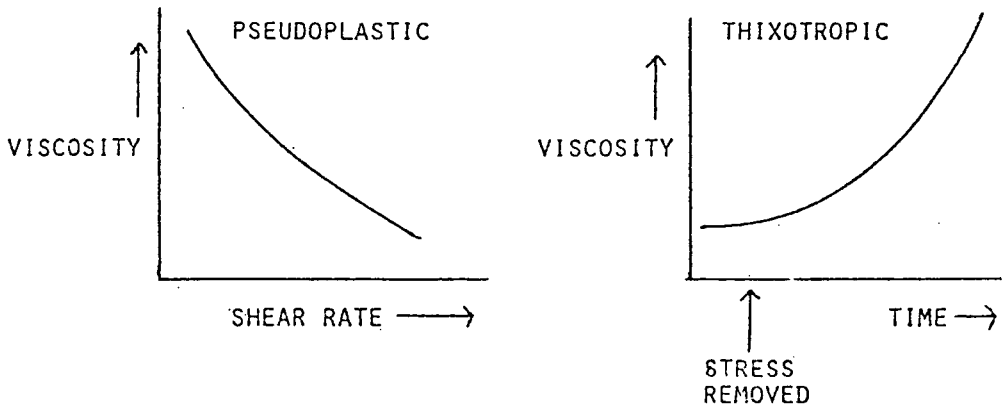


Fig.6 Required Rheological Properties of Thick Film Pastes.

질을 지니고 있을때 형성된 막의 퍼짐을 방지할 수 있다.

인쇄적성을 부여하는데 고분자재료들이 사용되며, 대표적으로 에칠셀유소(ethyl cellulose)를 들 수 있다. 이와 같은 고분자물을 용해하는데 사용되는 Terpeneol 이나 Butyl carbitol과 같은 낮은 휘발성의 溶媒가 사용된다. 일정한 점도를 갖는 용액에 때때로 界面活性劑나 thixotropic 助劑를 첨가하기도 한다. 유리질(glass frit) 재료와 도체, 저항체 및 유전체용 活性成分은 이하에서 각각 고찰하고자 한다.

3.3 導體材料(conductor materials)

하이브리드 마이크로회로용 후막도체는 종래 회로의 도선을 대체하며 受動 및 能動回路成分의 상호 접속을 해주는 것이 주기능이므로 낮은 電氣比抵抗을 지니고 있어야 하고 기관에 附着性과 線의 鮮明性(line definition)이 양호해야 한다. 더욱 와이어 본딩성(wire bondability)과 납땜성(solderability) 그리고 抵抗體膜 및 誘電體膜의 電極으로 사

용될때 상호 調和性이 요구된다.

도체막은 하이브리드회로 생산과정에서 反復燒成에 따라 여러번 高溫에 노출되기 때문에 그러한 과정에서 酸化되지 않고 고유한 導電性을 유지하도록 貴金屬과 貴金屬合金이 사용되어 왔다. 대표적인 도체의 특성을 Table.2에 나타내었다. Au 도체는 납땀에 부적합하고 Pd/Ag계 저항체의 전극으로 兩立性이 없는 것이 단점이다. Pt/Au 도체가 가장 우수한 것이나, 그 가격이 너무 높은 것이 단점이다. 이들 네 종류외에도 귀금속계로서 Ag 도체가 있으나 납땀성이 불량하며, 金屬移行性(metal migration)이 매우 커서 하이브리드회로에는 실용성이 없는 것으로 평가되고 있다. 이와 같은 Ag 도체의 단점을 개선한 것이 Pd/Ag 도체이다.

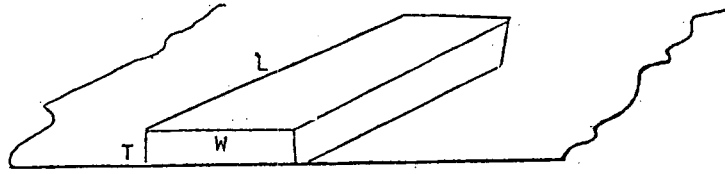
Table 2. Comparative Characteristics of Conductor Types

		Au	Pt/Au	Pd/Au	Pd/Ag
Optimum Firing Temp. °C		850	850	850	850
Resistivity, ohms/square		0.005-0.010	0.08-0.10	0.04-0.10	0.010-0.030
Solderability		unsolderable	excellent	excellent	excellent
Bondability	wire	excellent	good	good	good
	die	excellent	good	good	non-bondable
Resistor	Pd/Ag	No	Yes	Yes	Yes
Compatibility	RuO ₂	Yes	Yes	Yes	Yes
Line resolution, mils		5-15	5-15	5-15	5-15
Cost		High	Highest	High	Lowest

최근에는 귀금속의 국제가격이 불안정하고 상승일로에 있기 때문에 卑金屬系 導體에 대한 연구가 많이 수행되고 있다. 비금속계 도체로서는 Cu계와 Ni계가 상당히 실용적 단계에 이르고 있으나 공기중에서 쉽게 酸化되기 때문에 이들은 中性 및 還元性 분위기에서만 소성되어야 한다. 窒素분위기에서 소성한 Cu도체는 납땀성과 Solder leach 耐性이 매우 우수하고 Ag 도체에 필적하는 전기전도성을 갖기 때문에 多層化回路(multilayer interconnection circuit)에 현재도 일부 활용되고 있고 앞으로 크게 기대되는 도체재료이다.

3.4 抵抗體 材料(Resistor materials)

후막 하이브리드 마이크로회로에 사용되는 저항체는 膜形態이기 때문에 개별 저항 부품과는 다르게 電氣的 性質을 정의한다. Fig.7에서 확인할 수 있는 바와 같이 저항체의 저항값도 쉬트 저항(sheet resistance)으로 나타내는데 이는 저항체막이 갖는 전저항치를 그



$$R = \rho \frac{L}{TW} = \left(\frac{\rho}{T}\right) \left(\frac{L}{W}\right) = R_S \left(\frac{L}{W}\right) = R_S N$$

R = RESISTANCE OF FILM (OHM)

ρ = RESISTIVITY OF FILM MATERIAL (OHM-M)

R_S = SHEET RESISTANCE OF FILM (OHM/SQUARE)

N = # OF SQUARES OR ASPECT RATIO

$\rho_S = \rho / (25 \times 10^{-6})$ = SHEET RESISTIVITY OF FILM MATERIAL (OHM/SQUARE/25 μ M)

Fig.7 Definition of Sheet Resistance in Thick Film Resistors.

저항체막의 기리를 폭으로 나눈값 (aspect ratio) 으로 나누어준 값으로서 단위평방당 고유 저항치에 해당되고, ohm/square 단위로 표시한다. 후막저항체의 또 하나의 전기적 특성은 저항치의 온도의존성으로 抵抗溫度係數 (TCR : Temperature Coefficient of Resistance) 이다. TCR은 Hot TCR 과 Cold TCR로 구분되며 이들의 정의는 아래와 같다.

$$\text{Hot TCR} = \frac{R(125^\circ\text{C}) - R(25^\circ\text{C})}{R(25^\circ\text{C})} \times 10^4 (\text{ppm}/^\circ\text{C})$$

$$\text{Cold TCR} = \frac{R(25^\circ\text{C}) - R(-55^\circ\text{C})}{80 \cdot R(25^\circ\text{C})} \times 10^6 (\text{ppm}/^\circ\text{C})$$

후막저항체의 요건은 쉬트 저항치 (R_s) 가 $10 \sim 16^6 \Omega$ 범위에 들어야 하고 TCR이 낮아야 하며 熱 및 電壓安定性이 있어야 하고 레저 트림 (laser trim)이 가능해야 하며 電流騷音이 낮아야 되고 기존 후막도체전극과 相互調和性이 있어야 한다.

한편 이와 같은 후막저항체의 機能性 材料는 첫째 매우 낮은 전기비저항을 지녀야 하기 때문에 금속들 및 金屬化合物이라야 한다. 둘째는 燒成中 고온에서 공기에 안정해야 하기 때문에 貴金屬이나 또는 그런 특성을 지닌 몇가지 酸化物만이 사용될 수 있다. 셋째는 고온에서 녹은 유리에 의해 용이하게 적셔져서 요구되는 微細組織을 형성할 수 있어야 한다. 이와 같은 요구조건에 알맞아 현재 사용되고 있는 재료로는 Ag-Pd-PdO, RuO₂, IrO₂, Bi₂RuO₇, Pb₂RuO₆, In₂O₃ 등이다. 이들 중에서 가장 대표적으로 사용되는 것이 RuO₂ 계로서 소성

된 저항체막 내부의 미세조직은 Fig.8 과 같다. RuO₂ 입자들(검은 부분)이 유리바닥(하얀 부분)속에 網目形 연결을 하고 있음을 확인할 수 있다. RuO₂ 계 후막저항체의 소성최고 온

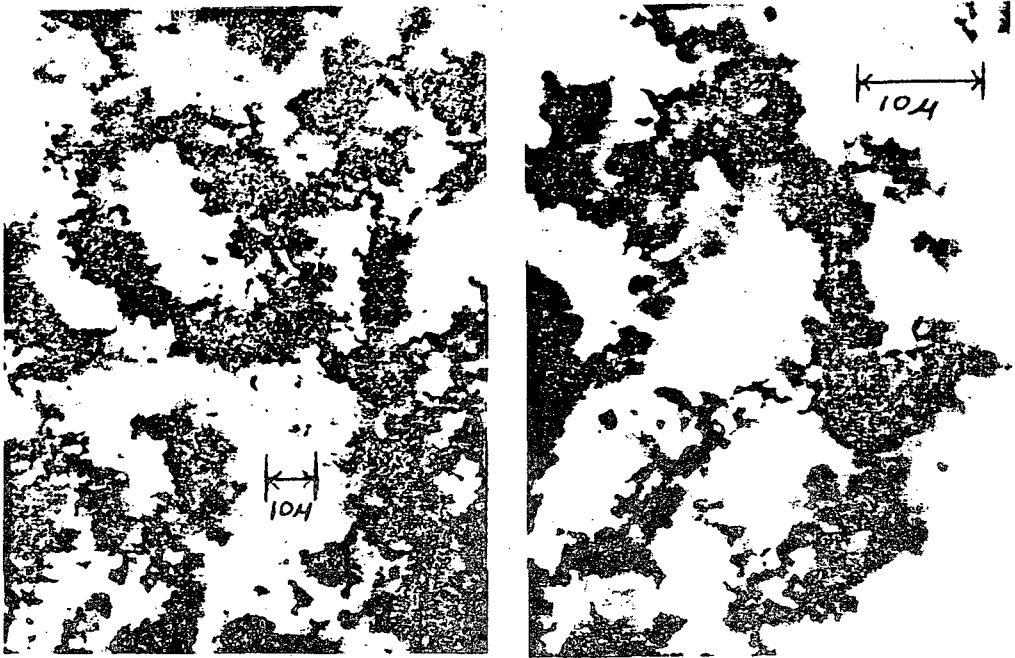


Fig.8 Resistor Microstructure : Transmitted Light

도 (peak temp.)에서 유지시간에 따른 온도-저항특성 변화를 Fig.9에 나타내었다. 대체로 포물선형 변화를 하고 있음을 볼 수 있으며 이로부터 소성시 熱効果에 따른 TCR의 변화를 확인할 수 있다.

3.5 厚膜用 유리 및 誘電體材料

厚膜 抵抗體 및 誘電體 그리고 導體의 일부엔 유리가 함유된다. 후막용 유리는 높은 전기비저항과 낮은 誘電率 및 낮은 誘電損失을 지녀야 한다. 또한 환경에 대한 안정성과 높은 熱衝擊耐性 및 耐磨耗性이 있어야 한다. 또한 溫度에 따라 적합한 粘度와 表面張力을 나타내야 하고 적합한 熱膨脹係數를 갖어야 한다.

후막용 유리는 그 자체가 절연 및 電氣的 隔離를 목적으로 하는 유전체로 사용된다. 후막용 유리는 일반적으로 形成酸化物 (networkformer)로서 B₂O₃ 및 SiO₂, 그리고 中間性酸化物 (intermediate) 및 修飾酸化物 (modifier)로서 PbO, Al₂O₃, CdO, ZnO, BaO, CaO 등으로 구성되어 있다. 전형적인 저항체용 유리와 후막용 알루미나 (96% Al₂O₃)기판 및

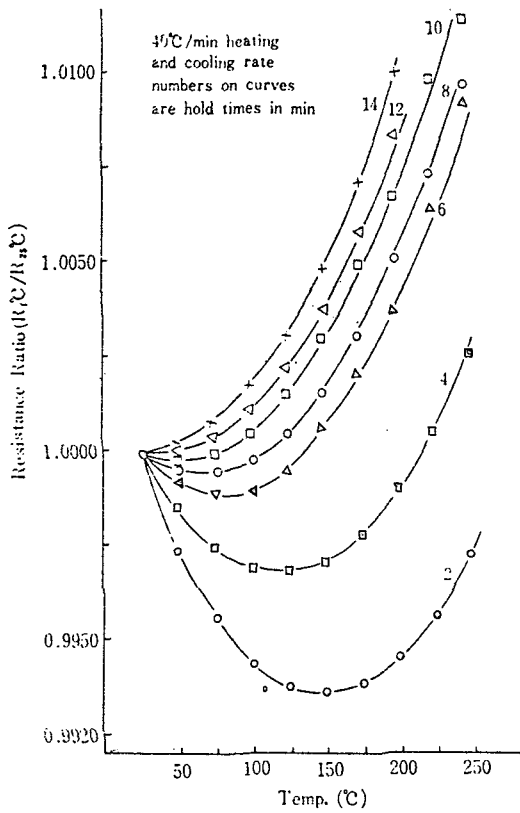


Fig. 9 High temperature dependence of relative sheet resistance for hold times from 2 to 14 min at 850°C.

4. 薄膜工程 및 材料

4.1 薄膜工程 概要

박막은 후막과 달리 그 막 자체도 순수한 金屬이나 金屬合金 또는 化合物이며 막의 형성방법도 眞空蒸着法 (vacuum evaporation) 이나 스퍼터링 (sputtering) 또는 이온鍍金法 (ion plating) 을 쓴다. 그 외에도 Table 3에 나타난 바와 같이 위의 방법으로 형성된 초기도체막을 보강하기 위하여 電氣鍍金 및 化學鍍金을 사용하고 錫 (tin)의 透明導體膜이나 酸化物 抵抗體膜은 氣相分解法

저항체의 기능재료인 RuO₂의 열팽창곡선을 Fig.10에 나타내었다. 이들은 매우 근사하게 접근되어 있음을 확인할 수 있다.

후막 유전체는 요구되는 誘電常數值에 따라 高誘電常數型과 低誘電常數型으로 나눈다. 유전체의 요건은 앞에서 논의한 유리의 필요조건과 비슷하나 사용목적에 따른 적합한 유전율을 지니고 있어야 하고 反復燒成能力이 있어야 하며 핀홀 (pin hole)이 없어야 한다.

고유전율형 유전체는 커패시터 (capacitor) 재료로 사용되며 이때는 바탕유리에 TiO₂, BaTiO₃와 같은 強誘電材料를 첨가하여 제조한다. 저유전율형 유전체는 絶緣 및 隔離의 목적으로 주로 crossover, cover coat, insulation layer, package seal, solder dam, spot glaze, label 등에 사용된다.

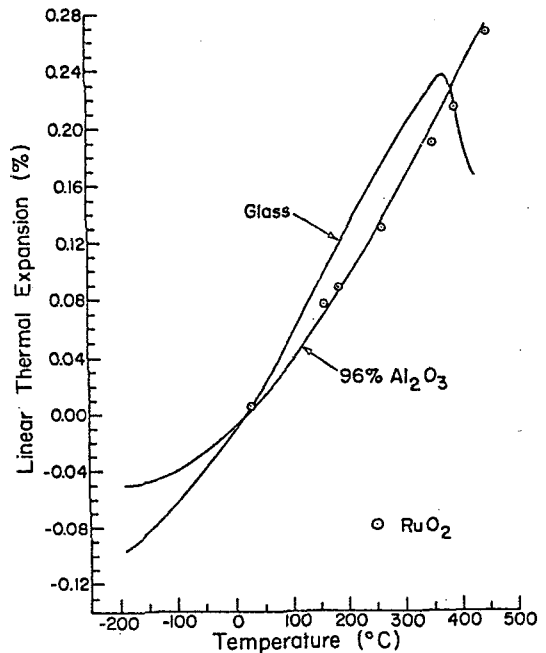


Fig.10 Thermal Expansion of Substrate, Glass and Resistor Material (RuO₂)

으로 형성하기도 한다.

박막 하이브리드회로의 특색은 첫째 素子の 小形化가 가능하다는것, 둘째 設計가 자유롭고 설계의 변경이 매우 용이한것, 셋째 개발기간이 짧다는것, 넷째 多樣한 部品과 兩立性이

Table 3. Fabrication Methods for Thin Films in Electronic Applications

METHOD :	APPLICATION :
Vacuum evaporation	Resistors, Capacitors, RC networks
Reactive vacuum evaporation	Oxide dielectrics, Resistors, Lands, Interconnections
Cathode sputtering	Capacitor dielectrics, resistors, insulations.
Electroplating	Re-enforcement of conductors
Chemical plating	Re-enforcement of conductors
Vapor decomposition	Tin, Indium oxide resistors

양호한것, 다섯째 小量生産의 單價가 낮은것, 여섯째 低雜音의 精密한 抵抗體와 엄격한 許容公差가 가능하다는것, 일곱째 放熱性이 양호하고 높은 電壓定格을 적용할 수 있으며 소자간 상호작용이 매우 작고, 여덟째 低雜音 高周波응용이 가능하다는 것이다.

박막형성방법중 하이브리드회로 제조에 가장 많이 이용되는 것은 진공증착법과 진공스퍼터링법이다.

진공증착법은 Fig.11 에 모형적으로 나타낸 바와 같이 진공으로 유지된 실내에 電氣抵抗 加熱이나 電子빔加熱 (E-beam heating) 에 의해 金屬原子나 化合物分子를 증발시킨다. 증발은 일정온도에서 内部壓力이 그 材料의 蒸氣壓보다 낮으면 증발이 일어난다. 내부압력은 재료의 종류에 따라 10^{-2} torr 에서 10^{-6} torr 까지 유지된다. 증발된 입자는 마스크의 패턴을 통하여 온도가 낮은 기판의 표면에 일정한 형태로 凝縮하여 막을 형성하게 된다. 이때 기판을 일정한 온도로 가열해 주는데 그렇게 하므로써 附着力을 增加시키고 증착된 금속의 物理的 性質을 조절하여 안정한 막을 형성할 수 있게 한다.

한편 고온에서 증발시키고자 할때 화학적으로 分解하는 재료 또는 너무 높은 녹는점을 갖는 재료의 경우는 증발 대신 高速가스이온으로 衝擊을 주어 타아게트 (target) 재료 표면의 構造原子 및 分子가 소위 스퍼터蒸發 (sputtering evaporation) 에 의해 離脫되어 마스크를 통해서 기판위에 석출되도록 한다. 이것이 스퍼터링법 (sputtering) 원리이다. 이 이탈된 입자들은 기판뿐만 아니라 어느 곳이건 석출되기 때문에 不導體의 경우는 타아게트 주위에 空間電荷가 생기게 되므로 그것을 제어하기 위하여 交流電壓을 걸어 주는 방법이 RF Sputter-

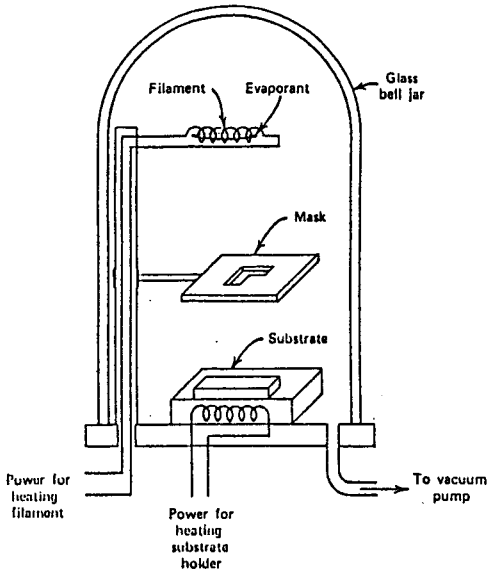


Fig.11 Schematic showing vacuum evaporation equipment.

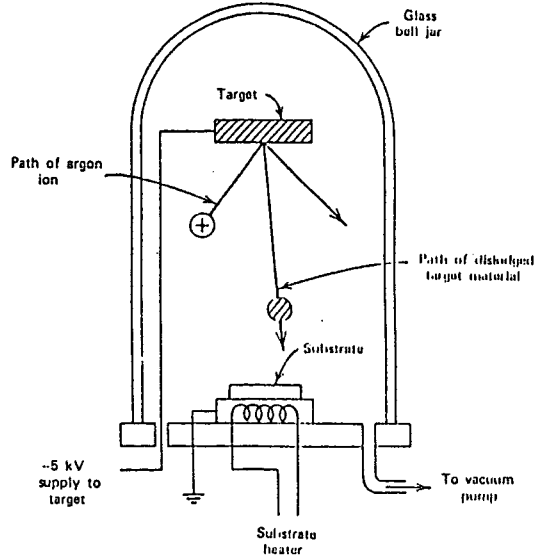


Fig.12 Vacuum sputtering schematic.

ing이다. 알곤가스를 가속 이온가스로 사용한 진공 스퍼터링 장치의 원리를 Fig.12에 모형적으로 나타내었다.

진공증착법은 석출속도가 빠르고 균일한 막을 얻을 수 있는 것이 장점인 반면 습윤의 석출이 어렵고 기판에 가열을 해야 되는 단점이 있다. 한편 스퍼터링법은 부착력이 양호하고 합금뿐만 아니라 세라믹 및耐火物의 석출도 가능한 장점을 갖는 반면析出速度가 느리고 막의 균일성이 좀 떨어지는 것이 단점이다. 이와 같은 장단점을 보완하기 위하여 진공증착법과 스퍼터링법을 결합한 개량된 증착법이 이온도금법(ion plating)이다.

박막 하이브리드 마이크로회로 제조기술은 附加法(additive process)과 減少法(subtractive process)으로 나누어진다. 부가법은 기판위에 요구되는 회로막을 순차적으로 형성시켜 가는 방법이고, 감소법은 도체, 유전체 저항체 등의 막들을 요구되는 순서에 따라 모두 전면적으로 형성시키고 최상부층부터 에칭(etching)에 의하여 불필요한 부분을 제거하면서 회로를 구성하는 방법이다.

附加法 薄膜工程을 설명적으로 예를 들어 보면 Fig.13과 같다. (a)는 진공증착법으로 원하는 패턴의 Au 도체막을 형성시킨 것이고, (b)는 마스크를 통하여 스퍼터링법으로 Ta 저항체막을 형성시킨 것이다. (c)는 SiO₂ 유전체막을 형성시킨 것이고 (d)는 그 용량성유전체의 上部電極으로 Au도체를 진공증착시킨 예이다. (e)는 能動素子로서 Si를 부착하고 본딩하여 완

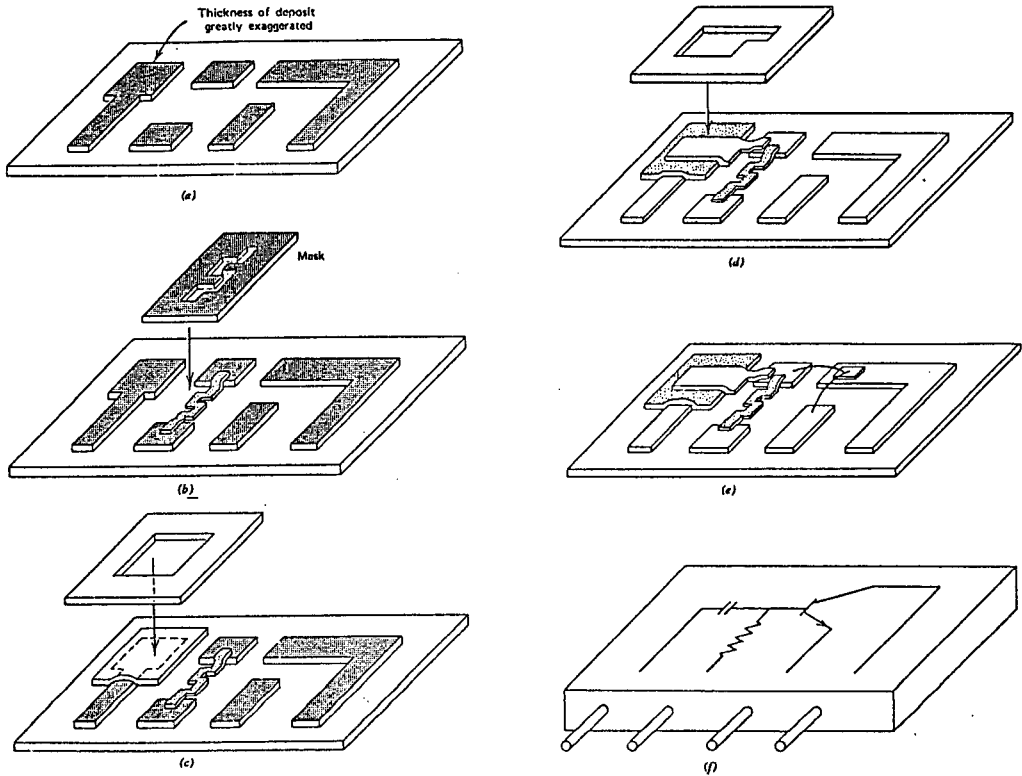


Fig.13 Illustrated Flow Diagrams of Additive Thin Film Circuits

결하며, (f)에서 패키지를 해주므로써 완성된 제품이 만들어 진다.

4.2 薄膜材料

하이브리드 마이크로회로에 사용되는 도체, 저항체 및 유전체의 요구조건은 각각에 해당하는 후막의 그것들과 동일하다. 흔히 사용하는 薄膜導體들과 그들의 쉬트抵抗値는 Table 4에 나타난 바와 같다. Au, Ag, Pt 및 Cu는 기관에 직접은 부착력이 불량하기 때문에 接着性 間膜으로 Cr막을 형성시키고 그 위에 이들 금속막을 형성시킨다. 이들 도체막들은 대체로 진공증착이나 스퍼터링으로 매우 얇은 막을 형성시키고 그 위에 電氣鍍金 또는 化學鍍金法에 의해 일정한 두께까지 보강해 주게 된다.

薄膜抵抗體로서 전자공업에서 오랫동안 사용되어 온 것은 炭素皮膜抵抗體이다. 특히 라디오나 통신분야에서는 오랫동안 이 탄소피막저항체가 매우 유용하게 사용되었다. 그러나 최근의 하이브리드 마이크로회로의 기술진보는 좀 더 안정하고 정밀도 높은 특성이 요구되어 전자통신분야 및 디지털기분야 등에서는 금속계 저항체료가 사용되기에 이르렀다. 연구개발된

Table 4. Thin Film Conductor Materials Commonly Used

Aluminum	2. 74×10^{-2} Ohm/Square
Gold over Chromium	2. 44×10^{-2} Ohm/Square
Copper over Chromium	1. 70×10^{-2} Ohm/Square
Silver over Chromium	1. 61×10^{-2} Ohm/Square
Platinum over Chromium	9. 80×10^{-2} Ohm/Square
Molybdenum	5. 30×10^{-2} Ohm/Square

*The sheet resistances are based on 10,000 Å Film

재료는 Ta, TaN₂, NiCr, Cr, Ti 및 Cermet 등으로 대표적인 박막저항체재료의 쉬트저항, 온도계수, 안정성 및 석출방법을 Table 5에 나타내었다.

薄膜誘電體는 주로 金屬酸化物의 蒸着 및 스퍼터링 또는 金屬의 陽極酸化法 등에 의해 형성한다. 전자의 대표적 예가 SiO₂이고 후자의 대표적 예가 Ta₂O₅이다. 박막유전체는 주로 커패시터에 사용될 경우 이들의 動作電壓과 핀홀(pin hole)의 발생때문에 사용에 제한을

Table 5. Properties of Thin Film Resistor Materials

Material	Normal Resistance Range (ohm/sq.)	Temperature Coefficient of Resistance (ppm/°C)	Stability (%/1000 hr.)	Method of Deposition
Nichrome	100-250	±100	< 0.2	Evaporati
Chromium	100-500	±300	< 0.5	"
Tantalum	80-200	±200	< 1.0	Sputteri
Tantalum nitride	10-100	±60 to +30	< 0.2	Reactive sputtering
Cr-SiO-cermet	500-2000	±250	< 0.5	Flash evaporation

받는다. 특히 기판의 表面平滑度에 크게 관계가 되므로 보통 수천 Å 이상의 유전체 두께가 요구된다. 대표적인 유전체들과 그들의 특성을 Table 6에 나타내었다. 이들중 SiO₂와 Ta₂O₅가 커패시터로 주로 사용된다. 그 외의 재료들은 (1) 대체로 신뢰도가 낮고, (2)고주파 특성이 덜 좋으며, (3)대용량을 얻기가 어렵고, (4)제작공정이 박막저항체처럼 간단치 않기 때문에 커

Table 6. Properties of Thin Film Dielectrics

Material	Dielectric constant	Dissipation factor	TCC (ppm/°C)	Voltage breakdown	Dielectric Strength ($\times 10^6$ volts/cm)	Capacitance (f/cm ²)
Silicon monoxide (SiO)	5-7	.01-.03	150-400	50-100	1-2	.005-.02
Silicon dioxide (SiO ₂)	4	.004-.04	100	50-200	3	.004-.02
Tantalum pentoxide (Ta ₂ O ₅)	25-27	.01-.5	250-350	50	1-3	.01-.5
Titanium dioxide (TiO ₂)	30-100	.01-1.0	200-800	25-90	3-1	.01-1.0
Aluminum oxide (Al ₂ O ₃)	8-10	.20-.24	200-300	25-120	2-4	.2-.25

패시터로 사용하는 때는 문제점이 따른다.

4.3 厚膜 및 薄膜 하이브리드의 비교

하이브리드 마이크로회로란 하나의 패키지로 이루어진 복합회로중에 후막회로 박막회로 및 모노리직(monolithic) 회로들중 두 종류 이상의 회로가 결합되었을 때 붙여지는 이름이다. 회로의 하이브리드화는 오늘날 高度技術이 지향하고 있는바 電子回路를 가볍고, 얇고, 짧고, 작게(極薄短小化)하면서도 高機能化하는 가장 합리적인 방법이다. 이들 세가지 기술을 각종 파라미터별로 비교해 보면 Table.7 과 같다. 이 표를 면밀히 살펴보면 이들 세 종류의 마이크로회로는 각각의 장단점이 있어서 어느 한가지 방법만으로는 소기의 목표를 완전히 달성하기 어렵고, 이들 세가지 기술이 상보하여 조화를 이룰때 최상의 회로가 될 수 있으리란 것을 확인할 수 있다.

5. 結 言

하이브리드 마이크로회로技術은 厚膜이든 薄膜이든 그 기술자체는 비교적 간단하다. 그러나 일진월보하는 각종 산업이 요구하는 電子回路의 特性을 충족시키는 때는 많은 어려움이 따른다. 더욱 연속제조작업에서 생산되는 회로들의 전기적 특성을 일정하게 유지하는데도 문제점이 있다. 그럼에도 불구하고 하이브리드회로가 갖는 그 이상의 장점들 때문에 그 이용이 전자회로가 채용되는 모든 산업분야에 확산되어 가고 있는 것이 사실이다. 이와 같은 경향에 따라 현재의 하이브리드 마이크로회로의 개념으로는 해결하기 어려운 정교한 기술까지 요구되고 있다.

금후 5개년동안에 이 하이브리드회로분야에도 여러가지 변화가 예상되고 있다. 그 첫째는

Table 7. Comparison of Microcircuit Technologies

PARAMETER	THICK-FILM HYBRID CIRCUITS	THIN-FILM HYBRID CIRCUITS	MONOLITHIC CIRCUITS
PERFORMANCE	HIGH	HIGH	LIMITED
DESIGN FLEXIBILITY, DIGITAL	MEDIUM	MEDIUM	HIGH
ANALOG	HIGH	HIGH	LOW
PARASITICS	LOW	LOW	HIGH
RESISTORS, MAXIMUM SHEET RESISTIVITY	HIGH	LOW	LOWEST
TEMPERATURE COEFFICIENT OF RESISTANCE	LOW	LOWEST	HIGH
TOLERANCE	LOW	LOWEST	HIGH
POWER DISSIPATION	HIGH	MEDIUM	LOW
FREQUENCY LIMIT	MEDIUM	HIGH	MEDIUM
VOLTAGE SWING	HIGH	HIGH	LOW
SIZE	SMALL	SMALL	SMALLEST
PACKAGE DENSITY	MEDIUM	MEDIUM	HIGH
RELIABILITY	HIGH	HIGH	HIGHEST
CIRCUIT DEVELOPMENT TIME	1 MONTH	2 MONTHS	3-6 MONTHS
1:1 DESIGN TRANSFER FROM BENCH	YES	YES	NO
TURNAROUND TIME FOR DESIGN CHANGE	2 WEEKS	1 MONTH	2 MONTHS
PART COST, LOW QUANTITY	MEDIUM	HIGH	IMPRACTICAL
HIGH QUANTITY	MEDIUM	MEDIUM	LOW
COST OF DEVELOPING ONE CIRCUIT	LOW	MEDIUM	HIGH
CAPITAL OUTLAY	LOW	MEDIUM	HIGH
PRODUCTION SETUP AND TOOLING COSTS	LOW	MEDIUM	HIGH

넓은 기판이다. 수년전만 하여도 2.5" × 2.5" 기판이 표준이었으나 고도 세라믹기술의 기여로 오늘날은 3" × 4"가 주종이 되고, 때로는 4" × 5" 기판도 쓰이고 있다. 그러나 앞으로는 현재의 2배 이상 넓은 회로기판이 요구되고 있다. 둘째는 회로의 高密度化이다. 半導體技術의 급속한 발달로 能動素子가 超高密度化되고 있는 경향에 따라 하이브리드로 계속 高密度化되어 온것이 사실이나 더욱 고밀도화를 요구하고 있다. 셋째는 생산가의 인하이다. 고밀도화와 더불어 능동소자의 가격이 점차 인하되어 왔고 전자제품의 가격도 최근 수년간 계속 인하되어 왔다. 이와 같은 경향에 부응하여 후막 및 박막 하이브리드 마이크로회로도 가격인하의 대책을 강구하지 않을 수 없게 되었다.

이와 같은 변화의 요구는 큰 충격이 아닐 수 없다. 그러나 하나의 충격은 두개의 새로운 결실을 기대할 수도 있고 충격이 크면 결실도 큰것이 과학기술의 걸어온 발자취라고 보아, 하이브리드 마이크로회로가 받고 있는 현재의 충격도 인간의 지혜가 어렵지 않게 해결할 수 있으리라 부드럽게 생각해 본다.

參 考 文 獻

1. Vest, R. W. "Materials Science of thick Film Technology" Ceram. Bull, 65(4) 631 ~ 36 (1986).
2. McCandlish(예 McCandlish), C.S. et al. "Outlook for thick Film Hybrids for 1985 ~ 90" Ibid 64 (4) 547 ~ 48(1985).
3. Hoffmann, L. C. "An Overviews of Thick Film Hybrid Materials" Ibid, 63(4) 572 ~ 76(1984).
4. Vest, R. W. "Conduction Mechanism in Thick Film Microcircuits" Final Tech, Rept, ARPA Order No, 1642, 1975 (NTIS N76-13346).
5. Lee, J. and Vest, R. W. "Firing Studies with a Model Thick Film Resistor Systems" Trans, IEEE CHMT, 6(4) 430 ~ 35(1983).
6. Palanisamy, P. et al. "Liquid Phase Sintering in Thick Film Resistor Processing" J. Am. Ceram. Soc, 68(8) C-215 ~ 6 (1985).
7. Rikoski, R. A. "Hybrid Microelectronic Circuits", John Wiley and Sons, (1973).
8. 電子材料編輯部編, "最新 Hybrid Technology", 工業調査會, (1986).