

스위칭 직류 변환기의 동 특성 향상을 위한 전력단 설계 방법에 관한 연구

A Study on Power Stage Design Method to improve Dynamic Characteristics in the Buck-type Switching Regulator

고 정 호*
권 봉 환
윤 명 중

한국과학기술원
전기및 전자공학과

1. 서 론

스위칭 모드 직류-직류 변환기의 이용분야가 날로 다양화됨에 따라 이에 대한 연구들이 계속되어 왔으며 [1]-[3], 특히 최근 시스템 전원 공급기로서의 성능 요구 조건을 충족시키기 위하여 기존 연구되어 왔던 정상 상태의 특성뿐 아니라, 시간 영역에서 과도 현상에 대한 최적화 설계에 관한 연구도 시도되고 있다[4]. 우수한 동특성을 얻기 위해서는 제어기 설계의 최적화가 중요 설계 사항이나 실제시스템의 제어 입력이 제한되어 있고 또 제어기의 형태도 하드웨어 실현상의 문제점으로 다소간 제한되어 있으므로 제어기의 최적화 이전에 전력단 변수들의 적절 선정이 선결되어야 할 것이다 따라서 본 논문에서는 주어진 스위칭 리플의 제약 하에서 보다 작은 제어 입력(Control effort)으로서 우수한 동특성을 줄 수 있는 전력단 변수 설계 방법을 제시하였으며, 설계기법의 유용성 및 타당성을 입증키 위해 설계여와 시뮬레이션 결과를 제시하였다.

2. 전력단 설계 문제 형성

주어진 스위칭리플의 제약하에서 우수한 동특성을 가질 수 있는 전력단 변수들의 결정시 주요 설계 고려 사항은 다음과 같은 내용이 동시에 만족되는 것으로서 정해진다.

- 1) 주어진 정상 상태 스위칭리플을 만족하는 범위에서 전력단의 대역폭을 최대도 한다.
- 2) 직류입력단에 포함된 리플의 주파수가 전력단의 공진 주파수들과 공진되지 않도록 한다.
- 3) 가능한 모든 동작 조건에서 인덕터전류가 연속 도통모우드에서 동작하여야 한다.

3. 전력단 특성 분석 및 설계 방법 결정

앞에서 제시된 설계 문제와 [4]에서 제시된 최적 PID 제어기를 효과적으로 적용키위해 그림에서 주어진 저역 통과 여파기 형태의 전력단을 설계 대상으로 한다.

3.1 전력단 특성 분석

그림1에서 주어진 전력단의 공진 주파수를 해석적으로 구하기 위하여 주파수에 대한 전달함수 크기를 구한뒤 부하 저항에 대해 노말화(Normalization)하면

$$|H(j\omega)| = 1/[P(\omega)]^{1/2}$$

$$= 1/[P_1^2(\omega) + P_2^2(\omega)] \quad (1)$$

단, $P_1(\omega) = a\omega^4 - c\omega^2 + 1$

$P_2(\omega) = \omega(d - b\omega^2)$

$a = C_1' C_2' L_1' L_2'$

$b = C_1' L_1' L_2'$

$c = C_1' L_1' + C_2' L_1' + C_2' L_2'$

$d = L_1' + L_2'$

여기에서 $C_1' = C_1 R$, $C_2' = C_2 R$, $L_1' = L_1 / R$, $L_2' = L_2 / R$ 로서 각각 노말화된 변수이며 이를 결정 하는데 있어 다음과 같은 제한을 정한다.

$C_1' = C_2' = C'$, $L_1' \geq L_2'$ (2)

먼저 $P_1(\omega) = 0$, $P_2(\omega) = 0$, $\dot{P}_1(\omega) = 0$, $\dot{P}_2(\omega) = 0$ 로 하는 ω 값을 구하면, $P_1(\omega) = 0$ 에서

$$w_1 \approx \frac{1}{\sqrt{C'(2L_1' + L_2')}}}, \quad w_2 \approx \sqrt{\frac{2L_1' + L_2'}{C'L_1'L_2'}}} \quad (3)$$

$P_2(w) = 0$ 에서

$$w_3 = \sqrt{(L_1' + L_2') / (C'L_1'L_2')} \quad (4)$$

$\dot{P}_1(w) = 0$ 에서

$$w_4 = \sqrt{(2L_1' + L_2') / (2C'L_1'L_2')} \quad (5)$$

$\dot{P}_2(w) = 0$ 에서

$$w_5 = \sqrt{(L_1' + L_2') / (3C'L_1'L_2')} \quad (6)$$

식(2)-(6)으로 부터 다음의 부등식을 얻을 수 있다.

$$w_1 < w_5 < w_4 < w_3 < w_2 \quad (7)$$

$P(w)$ 를 국부적으로 최소화(local minimum)하는 w 의 범위를 구하기 위하여 $P(w)$ 의 미분값을 구하면,

$$\dot{P}(w) = 2P_1(w)\dot{P}_1(w) + 2P_2(w)\dot{P}_2(w) \quad (8)$$

또 식(8)에 $w_1 \sim w_5$ 를 대입하면 다음과 같은 결과를 쉽게 얻을 수 있다.

$$\begin{aligned} \dot{P}(0) &= 0, & \dot{P}(w_1) &> 0, \\ \dot{P}(w_5) &> 0, & \dot{P}(w_4) &< 0, \\ \dot{P}(w_3) &< 0, & \dot{P}(w_2) &< 0 \end{aligned} \quad (9)$$

또 $P(0) = 1$, $P(w_1) = w_1^2(d - bw_1^2)^2$,

$$P(w_5) > 1, \quad P(w_2) = w_2^2(d - bw_2^2)^2 \quad (10)$$

식(10)에서 $C' \gg (2L_1' + L_2')L_1'/L_2'$ 이면

$$P(w_1) \approx 0, \quad P(w_2) \approx 0 \quad (11)$$

따라서 식(9), (10), (11)로부터 $P(w)$ 를 국부적으로 최소화하는 w 값 (w_{r1}^* , w_{r2}^*)를 구하면 다음과 같다.

$$0 < w_{r1}^* < w_1, \quad w_{r1}^* \approx w_1 \quad (12)$$

$$0 < w_{r2}^* < w_2, \quad w_{r2}^* \approx w_2 \quad (13)$$

3.2 연속 도통 모드 운전 조건

인덕터 전류가 불연속적인 동작을 하게 되면 전력단의 전류가 맥동(pulsation)하게 되어 출력단 리플 문제가 심각해질 뿐 아니라 전자파 간섭등의 문제가 야기되므로 스위칭 직류변환기는 반드시 연속적인 인덕터 전류 모드에서 운전되어야 한다. 인덕터 전류의 불연속 현상은 근본적으로 순환 다이오드에 기인하는 것으로서 연속 도통하기 위해서는

$$L_1 \geq R(1 - D) / (2fs) \quad (14)$$

의 조건이 성립되어야 하며, 이 식은 그림 2에서 $D_2 > 1 - D$ 로부터 구할 수 있다[5].

3.3 전력단 설계 방법

3.1에서 구한 공진 주파수와 3.2에서 구한 연속도통 조건을 사용하여 2항에서 고찰한 설계 문제들을 만족시키는 부등식을 구하면 식(15)-(17)과 같다.

$$w_{r1}^* = \sqrt{1 / [C'(2L_1' + L_2')]} > 2\pi f_1^* \quad (15)$$

$$w_{r2}^* = \sqrt{(2L_1' + L_2') / (C'L_1'L_2')} < 2\pi f_2^* \quad (16)$$

또 식(14)에서 D^o 를 정상 상태 Duty비라고 할때, $D=1$ 인 경우까지 L_1' 값의 여유를 주면

$$(1 - D^o) / (2fs) < L_1' < 1 / (2fs) \quad (17)$$

식(15)에서의 f_1^* 값은 다음 식으로 정한다.

$$f_1^* = \alpha \beta N f \quad (18)$$

여기에서 α 는 경험적으로 2~5의 값을 사용하며 f 는 DC 정류단의 입력으로 주어지는 교류전원의 주파수, N 는 상수(Number of Phase), β 는 반파 정류의 경우는 1, 전파 정류의 경우는 2로 주어진다. 또 식(16)에서의 f_2^* 값은 출력단 스위칭 리플을 만족시키는 범위에서 최대한 대역폭을 넓히는 것으로 결정되어야 하므로 다음과 같이 정한다. 출력단 스위칭 리플에서 기본파 성분의 첨두 최대치는

$$\begin{aligned} V_{n, r, \max} &= 4V_i |H(j2\pi fs)| / \pi \\ &\approx 4V_i (f_2^* / fs)^4 \end{aligned} \quad (19)$$

스위칭 리플을 원하는 출력단 리플(\hat{V}_o)의 r 배로 잡으면 ($r=0.5 \sim 0.1$) 다음 식(20)을 얻는다.

$$f_2^* = [(\%Ripple) D^o \pi r / 400]^{1/4} fs \quad (20)$$

또, 식(17)을 만족하는 L_1' 가 선정되었을

경우 C' 과 L₂ 각각의 최대 허용 범위는 식 (15), (16)으로 부터 다음 식을 얻는다.

$$3/(4\pi^2 f_2^2 L_1') \leq C' \leq 1/(8\pi^2 f_1^2 L_1') \quad (21)$$

$$4L_1' / [(f_2^2 / f_1^2) - 2] \leq L_2' \leq L_1' \quad (22)$$

이상의 결과들 그림 3에서 도시하였다.

4. 설계 예 및 시뮬레이션

f_g = 20KHz, %Ripple = 0.05, R = 10Ω, D = 0.5이며 단상 60Hz 전파 정류단 사용시 식 (18)에서 α = 3.3으로 잡으면 f₁' ≈ 400Hz, 또 식 (20)에서 r = 0.2인 경우 f₂' ≈ 1.6KHz이다. 이때 L₁', L₂', C'의 범위는 식(17), (21), (22)에서 구할 수 있고 실제 변수로 환산하면,

$$125 \mu\text{H} \leq L_1 \leq 250 \mu\text{H},$$

$$71 \mu\text{H} \leq L_2 \leq 250 \mu\text{H},$$

$$122 \mu\text{F} \leq C \leq 325 \mu\text{F}$$

로서 각각 정해지며 이때 식 (11)의 조건은 잘 만족됨을 알 수 있다. 최종적으로 식(15), (16)을 만족하는 변수 값을 그림 3을 이용하여 선정한다. 그림 4는 선정된 변수에 의한 전력단 보드 선도로서 3.1의 분석 결과와 잘 일치함을 알 수 있다.

5. 결 론

본 연구에서 벽형 스위칭 직류 직환기의 특성 요구조건에 따라 2장에서 형성된 설계요구 조건을 동시에 만족하는 전력단 변수를 부하저항에 대하여 노말화된 값으로 결정하는 방법을 제시하였다. 제시된 방법에 따라 전력단 변수를 선정하면, 비교적 간단한 제어기로서 정상 상태 스위칭 리플의 제약하에서 보다 우수한 동특성을 얻을 수 있으며 연속 도통 모우드 운전도 보장할 수 있게 된다.

6. 참고 문헌

[1] W. M. Polivka, P.R.K Chetty & R. D. Middlebrook, " State space

Average Modelling of Converters with Parastics and Storage-time Modulation", IEEE PESC Rec., 1980, pp. 98-104.

[2] Y. S. Lee, " A Systematic and Unified approach to Modelling Switches in Switched Mode Power Supply", IEEE Tran. on IE, Vol IE-32, NO.4, 1985, pp. 445~448.

[3] H. Dean Venerable, " The k factor: A New Mathematical Tool for Stability Analysis and Synthesis" Proc. of Powercon 10, H-1, 1983, pp. 1-12.

[4] 고정호, 권봉원, 운명중, " 입력 보상 제어 및 최적 PIM제어기를 적용한 스위칭 직류 변환기", 대한전기, 전자학회 계속 제어 연구회 논문집, 1986. 4, pp. 39-41.

[5] S. Cuk and R. D. Middlebrook, "A General Unified approach to Modelling Switched DC-DC Converters in discontinuous Conduction Mode", IEEE PESC Rec., 1977.

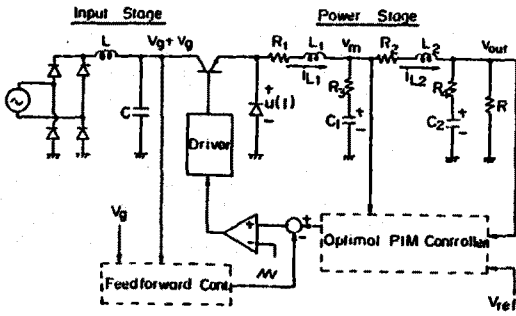


Fig. 1. Circuit diagram of Buck type switching regulator.

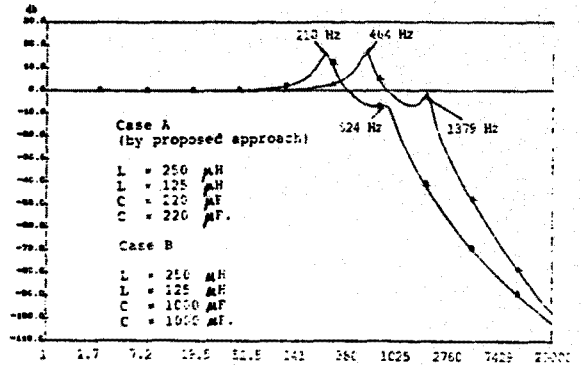


Fig. 4. Frequency response of power stage.

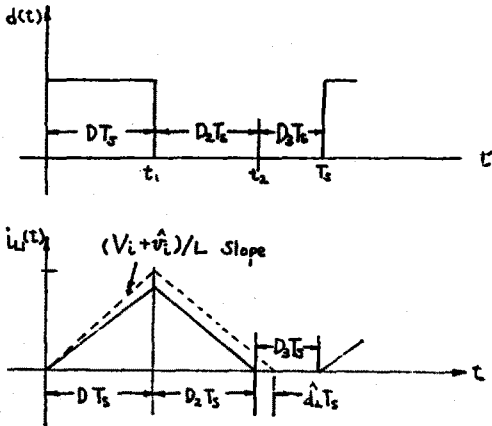


Fig. 2. Discontinuous inductor current waveform.

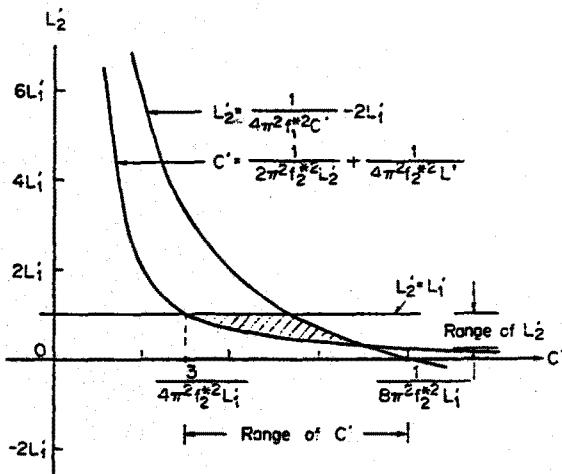


Fig. 3. Parameter range of power stage. -546-