

π 형 모의선로의 특성에 관한 연구
A study on the characteristics of the π-type artificial line

과 영 순 부산 대학교
박 동 옥* 한국 전기 연구소

1. 서론

시험실에서 차단기의 근거리선로고장(Short Line Fault; 이하 SLF) 차단성능시험을 실시하는데 선로측 TRV를 발생시키기 위해서 주로 모의선로를 사용한다. 이때 모의선로는 규격치를 만족하는 과도회복전압(Transient Recovery Voltage; 이하 TRV)을 발생시킬 수 있어야 하는데 본 연구에서는 국제적으로 적용되고 있는 IEC(International Electrotechnical Commission) 규격에 ⁽¹⁾존해서 π형모의선로사용시 발생하는 시간지연, 초기TRV(Initial TRV; 이하 ITRV)에 대한 문제점 및 그 대책과 적정단수에 대해서 고찰하였다.

2. 본론

(1) 선로측 TRV 및 모의선로

무손실선로에서 작용임피던스 및 전류주입법을 사용해서 선로측 TRV를 계산하면 ⁽²⁾

$$Z_1(s) = Z_0 \tanh \sqrt{L_1/C_1} s \quad (1)$$

$$I(s) = -I_0/s^2 \quad (2)$$

$$V_1(s) = I(s) Z_1(s)$$

$$V_1(t) = -I_0 Z_0 [t - 2(t-2T)u(t-2T) + 2(t-4T) * u(t-4T) - 2(t-6T)u(t-6T) - \dots] \quad (3)$$

$$T = \sqrt{L_1 C_1}$$

$$u(t) = 1, t \geq 0 \quad ; \quad = 0, t < 0$$

과같이 삼각파형이 발생한다. 그리고 (1)식을 만족하는 회로는 모의선로로서 사용가능한데

Residue Calculus를 이용해서 전개하면 ^(3,4)

$$Z_1(s) = Z_0 \sum_{n=0}^{\infty} s / (s^2 + \omega_n^2) \quad (4)$$

$$\omega_n = \pm (2n+1)\pi / (2\sqrt{L_1 C_1}), n=0, 1, 2, \dots$$

$$Y_1(s) = Z_1^{-1}(s) = (sL_1)^{-1} + 2/L_1 \sum_{m=1}^{\infty} s / (s^2 + \omega_m^2) \quad (5)$$

$$\omega_m = \pm m\pi / \sqrt{L_1 C_1}, m=1, 2, 3, \dots$$

로 (4), (5)식을 L, C를 이용해서 표현한 것이 각각 직렬 및 병렬공진회로이고, 또한 선로를 여러 구간으로 분할해서 구간당 L, C로 표현한 것이 π형 및 T형 모의선로이다.

(2) 규격 및 해석 모델

π형 모의선로에서 발생하는 고유TRV는 규격치를 만족하는 범위 내에서 가능한 규격포락선과 근사하여야 하며 그렇지 못한 경우에는 필요 이상의 스트레스가 피서품에 인가된다. 따라서 그림1에서 알 수 있는 것처럼 시험시 고려해야

할 점은 시간지연(t_{del}), 상승률(RRRV) 및 파고치이다. 그러나 파고치를 조정하는 것은 실제 적용상 어려움이 있어 일반적으로 실비 고유 특성에 의존하므로 본연구에서는 시간지연 및 상승률에 대해서 고찰하고자 한다. 그런데 이것들에 영향을 미치는 것으로는

- *π형 모의선로의 단수
- *차단기측에서 본 모의선로의 입력캐패시턴스
- *피시품-모의선로간 결선용 리드선의 써지 임피던스 등으로 이런 사실을 고려해서 170KV 50KA 90%SLF, 362KV 40KA 90%SLF에 대해서 검토하고자 하며 규격치는 표1과 같다. (1)

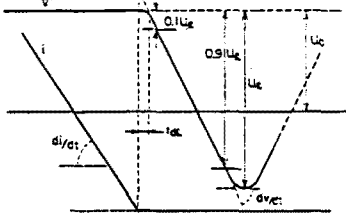


그림 1. 선로측 TRV 규격 포락선

표 1. 선로측 TRV 규격치

장역	구분	지연시간 $t_{del}(\mu S)$	파고시간 $t_f(\mu S)$	파고치 $U_f(kV)$	상승률 RRRV(%/μS)
170KV 50KA 90% SLF 1 pole	구분	0.2	2.05	22.21	10.80
	구분	0.5	5.46	26.01	4.76
362KV 40KA 90% SLF 1/2 pole	구분	0.5	5.46	26.01	4.76

(3) 해석 방법

그림2와 같은 π형모의선로에 대해 전원측은 단락시키고 전류주입법을 사용하였다. 또한 각 브랜치는 다음과 같이 차분방정식을 이용해서 표현하였다. 곧 j노드에서 키르호프전류법칙을 적용하면

$$I_{j,j+1}(t) = I_{j,j+1}(t) + I_j(t) \quad (6)$$

각 브랜치전류는 (5, 6)

(a) R브랜치

$$I_{j,j+1}(t) = 1/R_j * [V_j(t) - V_{j+1}(t)] \quad (7)$$

(b) L브랜치

$$I_{j,j+1}(t) = \Delta t / (2L_j) * [V_j(t) - V_{j+1}(t)] + \hat{I}_{j,j+1}(t - \Delta t)$$

$$\hat{I}_{j,j+1}(t - \Delta t) = \Delta t / (2L_j) * [V_j(t - \Delta t) - V_{j+1}(t - \Delta t)] + I_{j,j+1}(t - \Delta t) \quad (8)$$

(c) C브랜치

$$I_j(t) = 2C_j / \Delta t * V_j(t) + \hat{I}_j(t - \Delta t)$$

$$\hat{I}_j(t - \Delta t) = -2C_j / \Delta t * V_j(t - \Delta t) - I_j(t - \Delta t) \quad (9)$$

(d) R-C브랜치

$$I_j(t) = 2C_j / (\Delta t + 2R_j C_j) * V_j(t) + \hat{I}_j(t - \Delta t)$$

$$\hat{I}_j(t - \Delta t) = -2C_j / (\Delta t + 2R_j C_j) * V_j(t - \Delta t) - (\Delta t - 2R_j C_j) / (\Delta t + 2R_j C_j) * I_j(t - \Delta t) \quad (10)$$

(7)-(10)식을 사용해서 각 노드에대한 방정식을 세워서 정리하면

$$[G][V] = [I] - [\hat{I}] \quad (11)$$

[G]; 콘다턴스 행렬

[V]; 노드 전압 벡터

[I]; 전류원 벡터

[\hat{I}]; 과거치 벡터

(11)식에서 [\hat{I}]의 초기치가 주어지면 [G], [I]는 기지의 값으로 [V]를 구할수 있다.

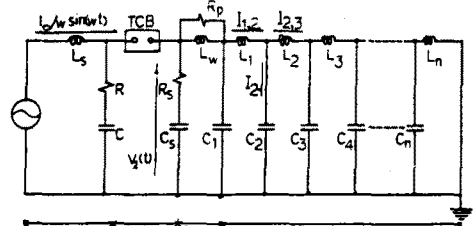


그림 2. 90% SLF 차단 시험 회로

(4) 해석 결과 및 고찰

L_2, Z_0 및 C_x 는 피시품에 따라서 일정한 값으로 모의선로의 각 정수는 다음과 같이 결정되고 C_3, L_w 및 n 을 변화시키면서 검토하였다

$$L_2 = (100 - \%SLF) / \%SLF * L_0 = L_x + L_w$$

$$C_2 = L_x / Z_0^2 + C_0 = C_x + C_0$$

$$L_i = L_x / m : C_1 = C_x / 2m : C_i = C_x / m$$

$$\eta; \text{모의 선로의 단수} \quad - (12)$$

(a) 단수의 영향

- 단수가 증가함에 따라서
- *파형은 직선성을 나타낸다
- *시간지연이 감소하다
- *삼각파형에 근사한다
- *규격 포락선과 일치한다

따라서 정량적인 판단기준은 없지만 π 형 모의선로의 경우 6단이상으로 모의하는 것이 바람직한 것으로 인정된다. (7)

(b) 캐패시턴스에 의한 시간지연

송전선로와 차단기간에 집중캐패시턴스가 존재하는 경우에 선로는 고장점에서의 반사파가 차단기에 도달하기 전까지는 무한선로로 볼 수 있으므로 이때 선로측 전압은 (8)

$$V_L(t) = -I_0 Z_0 [t - Z_0 C_s + Z_0 C_s \exp(-t/Z_0 C_s)] - (13)$$

와 같이 (3)식과 비교해서 $Z_0 C_s$ 만큼 시간지연이 발생함을 알 수 있다. 이 경우 그림3-2의 회로처럼 $L_w = C_s * Z_0^2$, $R_s = Z_0$ 를 만족하는 L_w, R_s 를 사용해서 시간지연을 보상할 수 있다. 그러나 누설캐패시턴스에 대해서는 이방법이 적용불가능하므로 모의선로의 첫단캐패시턴스 $C_1 = 0$ 로 두고 L_1 과 병렬로 R_p 를 결선하여 시간지연을 감소시키는 방법밖에 없으므로 설비설계시 누설캐패시턴스를 최소한으로 줄여야한다.

(c) 리드선에 의한 ITRV

리드선의 인덕턴스 및 캐패시턴스를 각각 L_w, C_s 라고 모의선로의 써지임피던스를 Z_0 라 하면 이때 차단기측에 발생하는 전압은 (9, 10, 11)

$$V_L(t) = -I_0 [(L_w - Z_0^2 C_s) + Z_0 t + (\text{파드분})] - (14)$$

로 최종전압상승률이 $-Z_0 I_0$ 이고 이 연장선이

$t=0$ 에서 $-(L_w - Z_0^2 C_s) * I_0$ 를 통과하게 된다.

곧 $L_w > Z_0^2 C_s$ 일때 부(-) 시간지연으로 가혹한 TRV가 발생함을 알 수 있다. 이러한 경우에는 시간지연 보상회로와 동일한 회로를 사용해서 전압상승률을 조정해야한다. 이상의 내용을 170KV 50KA 90%SLF에 대해서 살펴 보면 그림3과 같고 362KV경우에도 동일하였다. 편의상 2번째 이후 파형은 0.1 p.u 시간씩 지연시켜 도시하였으며

$$1 \text{ p.u 시간} = 2 * \sqrt{L_w C_s} \text{ [sec]}$$

$$1 \text{ p.u 전압} = 0.1 * \sqrt{2} * 170 / \sqrt{3} \text{ [kV]}$$

이다. 단 C_s 는 $L_w=0$ 일 때의 값이다.

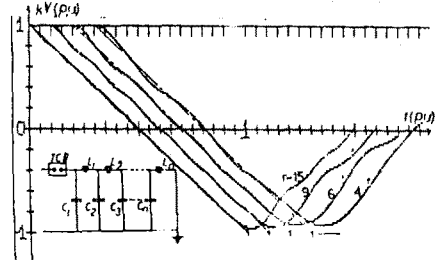


그림 3.1 단의 파형과의 관계

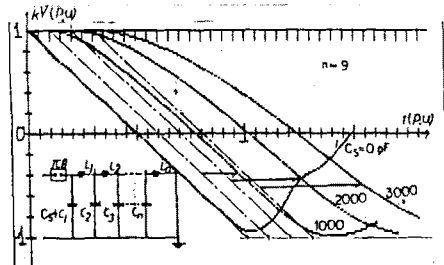


그림 3.2 선로측 TRV에 대한 C의 영향

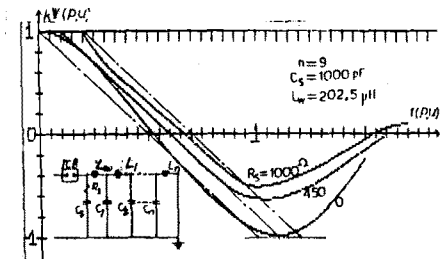


그림 3.3 R-L-C회로의 시간지연 보상 효과

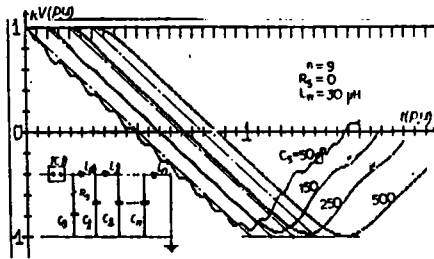


그림 3.4 리드선에 의한 ITRV현상

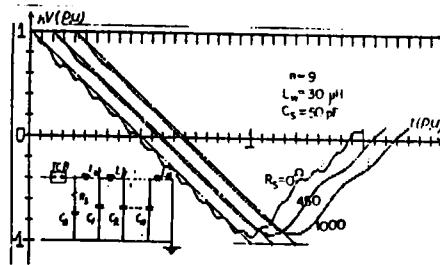


그림 3.5 R-L-C회로에 의한 ITRV보상 효과

감소시키고, 불충분한 경우 R-L-C회로를 사용하여 보상할 수 있다.

(5) 모의선로 캐패시턴스가 작은 경우 누설 캐패시턴스에 의해 파형조정이 불가능 경우가 발생하므로 이점 또한 고려되어야 한다.

색 인

S; Laplace 연산자

L_i, C_i ; 고장선로 구간의 인덕턴스 및 캐패시턴스

$Z_L(s)$; 고장선로의 작용임피던스

Z_0 ; 고장선로의 써지임피던스

I_0 ; 고장전류의 전류 0점 상승률

L_w ; 리드선 또는 보상용 인덕턴스

L_{π}, C_{π} ; 모의선로의 전 인덕턴스 및 캐패시턴스

L_i, C_i ; 모의선로 각 단별 인덕턴스 및 캐패시턴스

C_0 ; 선로축 누설캐패시턴스, 보상용캐패시턴스

또는 결선계측기류등의 캐패시턴스

3. 결론

(1) 규격에 적합한 TRV를 발생하기 위해서는 6단이상으로 모의하는 것이 바람직하다.

(2) 차단기에서 본 선로축 입력캐패시턴스에 의한 시간지연현상이 발생하고

(3) 집중캐패시턴스로 직렬저항 결선이 가능한 경우에는 R-L-C보상회로로 완전히 보상이 가능하나 누설캐패시턴스의 경우에는 첫단의 캐패시턴스를 생략하고 첫단 인덕턴스와 병렬로 크기가 선로 써지임피던스와 동일한 저항을 병렬 결선하여 감소시키는 방법에 없으므로 가능한 누설캐패시턴스가 작은 구조로하여야 한다.

(4) 리드선의 써지임피던스가 큰 경우 가혹한 ITRV가 발생하므로 길이를 최소한으로 줄이거나 번들(bundle)을 사용해서 써지임피던스를

참고문헌

1. IEC56.1-4(1981)

2. Allan Greenwood, "Electrical Transients in Power Systems", New York: Wiley-Interscience, 1971, pp. 1-70.

3. T.H. Dodds, "Equivalent Circuits for a Short Circuited Transmission Line and Their Use in Circuit Breaker Testing", IEEE Winter Power Meeting 1971, 71TP146.

4. Mazzoleni, et al, "Experiences Gained on Artificial Lines for Synthetic Testing under SLF Conditions", Paper 71C57-PWR7-5(TP). Vol.95, N).1, pp.197-207, 1976.
5. Herman W. Dommel, W. Scott Meyer, "Computation of Electromagnetic Transients", Proceedings of the IEEE, Vol.62, NO.7, pp.983-993, 1974.
6. Herman W. Dommel, "Digital Computer Solution of Electromagnetic Transients in Single- and Multiphase Networks", IEEE Trans. PAS, pp.388-399, 1969.
7. W.A. van der Linden, L. van der Sluis, "A New Artificial Line for Testing H.V Circuit Breakers", Paper 82 SM456-2, 1982.
8. R.G. Colclaser, Jr, et al, "The Effect of Capacitors on The SLF Component of TRV", IEEE Trans. PAS, Vol.90, pp.660-669, 1971.
9. L. Ferschl, et al, "Three-Circuit Arrangement for Testing H.V Circuit Breakers under SLF Conditions", CIGRE CIGRE 1970 Session.
10. G. Catenacci, "Contribution on the Study of the Initial Part of the TRV", ELECTRA NO.46, pp.39-66, 1976
11. D.E. Hedman, S.R. Lambert, "Power Circuit Breaker TRV", IEEE Trans. PAS,