

FH-FSK 방식의 데이터 전송 시스템의 구성

정연건, 한열한
한양대학교 전자통신과

Design and Implementation of a Data Transmission System for
FH-FSK System

Yeon Gun Jung, Young Yeul Han
Dept. of Elec. Comm. Eng., Hanyang Univ.

ABSTRACT

A data transmission system is designed and implemented for the FH spread spectrum method. Analog to digital conversioned data by the common PCM method is processed through the microprocessor. This data is used as the modulating signal of two indirect frequency synthesizers. The processor unit of this system is composed of the Z-80 CPU and its peripheral devices. Also, by making use of the Z-80 SIO chip, a stable data which is not affected by the transition region of frequency synthesizer can be transmitted. Experimental results show that this system can be applicable to the spread spectrum system with a useful method.

1. 서론

주파수도약 대역확산 시스템은 전송하는데 필요한 신호대역 (message bandwidth) 보다 훨씬 넓은 대역을 가진 신호를 발생하는 시스템이다. 대역확산 시스템의 2가지 기본방식으로 DS(direct sequence) 방식과 FH(frequency hopping) 방식이 있다.

FH 방식에서는 반송파가 미리 PN code로 결정된 새로운 주파수 영역으로 도약(hopping)하게 된다.

주파수도약 방식은 fast와 slow hopping으로 구분되며 fast hopping은 hopping rate가 data rate와 같거나 빠른 경우를 나타내고, slow hopping은 hopping rate가 data rate 보다 느린 경우로 1hop에 많은 data를 전송하는 경우이다.

본 논문은 A/D 변환부분은 PCM 방식을 채택하였고 slow hopping 방식으로 시스템을 설계·구성하였다. 본논문은 먼저 시스템의 구성개요와 소프트웨어 설계내용, 그리고 실험검토의 순서로 서술한다.

1. 시스템의 구성개요

본 논문에서는 간접주파수합성기를 PLL을 사용하여 구성하였다. PLL의 block diagram은 다음과 같다.

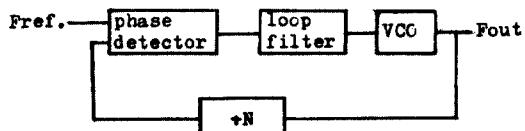


그림 1. 간접 주파수합성기의 기본구조

PLL의 출력주파수는 기본주파수, F_{ref} , 와 분주기의 분주비 N , 의 곱이된다.

$$F_{out} = N \times F_{ref}.$$

동작원리상 분주비, N , 이 바뀌면 phase detector의 error 신호가 나온다. 그러면 이 phase error가 감소하는 방향으로 loop이 동작하게 되며, 이때 error 신호가 "0"이 될때까지의 시간을 전이시간이라 한다.

이 전이시간은 loop filter의 시정수를 적당히 조정하므로 적게 할수는 있으나 전이시간 그 자체는 없을수 없다.

주파수 대역확산 방식에서는 반송주파수(carrier frequency)가 PN code에서 정해진 형태로 도약하게 된다.

그래서 반송주파수가 한주파수에서 다른주파수로 도약하는 순간에는 그림 2와 같이 불안정한 영역이 발생한다.



그림 2. 주파수합성기의 VCO 입력
(loop filter가 RC low-pass filter)

본 논문에서는 안정상태의 시간영역에 데이터를 전송할 수 있는 시스템을 구성하였다. 그 기본구조는 그림 3과 같다.

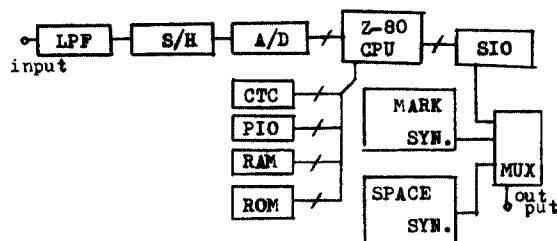
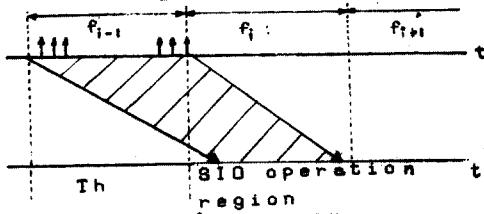


그림 3. 주파수 대역확장 데이터 전송시스템

아날로그 신호가 입력에 가해지면 통과대역이 300~3400Hz인 LPF를 통과하면서 8KHz의 SAMPLING 시스템에 필요한 Anti-aliasing을 한다.

LPF를 지난 신호를 Sample and Hold 회로에서 8KHz의 속도로 sampling한다. 마지막으로 A/D변환기를 통해 디지털화된 신호는 RAM에 저장된다. RAM에 저장된 데이터는 그림 4에서와 같이 다음 HOPPING주기 동안 Z-80 CPU에 의해 Z-80 SIO로 보내진다. 만약 1번 째 hopping 주기동안 (i-1) 번째 주기동안의 데이터를 RAM에서 SIO로 보낼 때 그림 2에서와 같이 (i-1) 번째 hopping 주기동안 125μs마다 8비트씩 발생한 데이터를 주파수 전이시간 영역을 통하여 SIO가 serial데이터를 전송할 수 있게 하였다.

그림 4. timing chart



f_j : hopping frequency

T_h : time duration between hops

SIO에서 발생한 비동기식 serial data는 mark 주파수합성기의 설틱트진보로 이용되어 SIO에서의 신호가 high 이면 mark 주파수합성을 줄여서, low이면 space 주파수합성기의 신호가 출력이 된다.

주파수합성기의 hopping rate는 50 hop/sec. 이다. 그러므로 각 hop 사이의 시간간격은 20ms이다.

본 연구에 사용된 주파수합성기 천이영역을 최대로 그림 2에서 표시된 천이영역(1)을 15%, 천이영역(2)을 5%로 잡았다. 한 hopping 주기동안 A/D 변환된 데이터는

$$N = T_b / T_s = 20ms / 125\mu s$$

$$= 160(\text{byte})$$

T_h : time duration between hops

T_s : sampling period

주파수합성기와 안정상태 영역은

$$T_h * (80\% / 100\%) = 20ms * 80 / 100$$

$$= 16ms$$

SIO가 천이영역을 통하여 16ms 동안 160 byte를 전송하기 위해서는

$$T_s = 16ms / 160 = 100\mu s$$

즉, 100μs마다 1 byte의 데이터를 전송하여야 한다.

본 연구에서 사용한 SIO 출력 데이터 format는 그림 5와 같다.

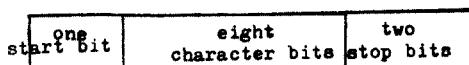


그림 5. SIO DATA FORMAT

위와같은 format로 SIO는 데이터를 100μs마다 250 kbps의 data rate로 전송한다.

3. 소프웨어의 설계내용

전체시스템을 제어 할 수 있도록 Z-80 CTC를 사용하여 시스템 상호간의 timing을 제어하였다.

Z-80의 interrupt mode 2를 사용하여 시스템 제어에 필요한 service routine을 처리해 주었다.

그림 6은 프로그램 flow-chart이다.

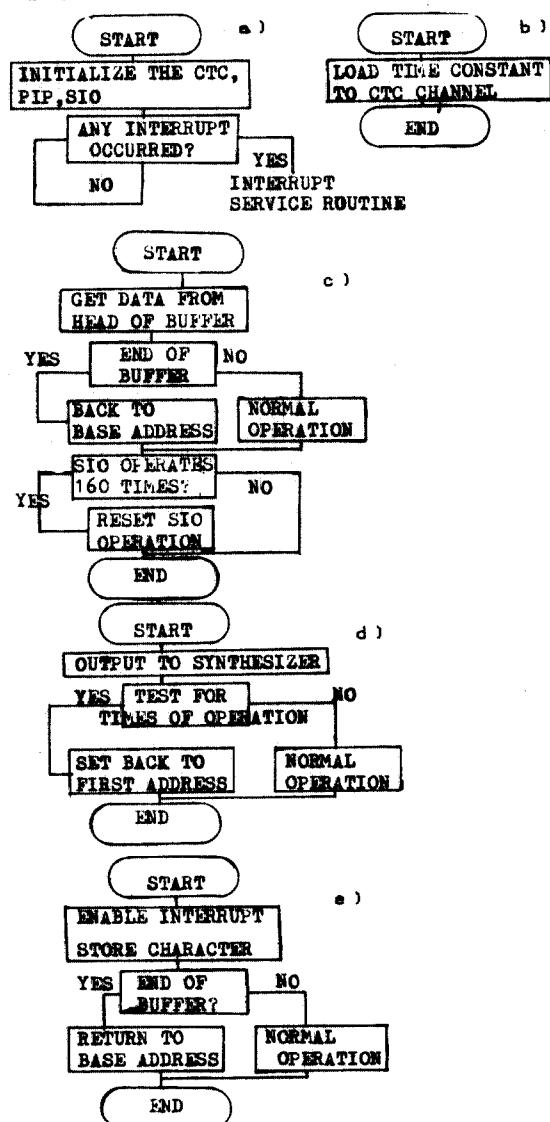


그림6. flow-chart

- a) initialization
- b) SIO control sub.
- c) SIO data processing sub.
- d) frequency synthesizer sub.
- e) A/D data processing sub.

3. 실험검토

2절에서 서술한 하드웨어와 소프트웨어 개념을 가지고 직접 시스템을 설계·제작하여 실험하였다.

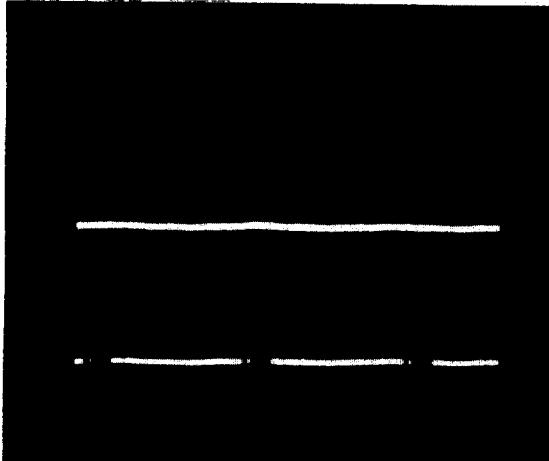


그림7. 주파수합성기와 SIO의 interrupt 신호

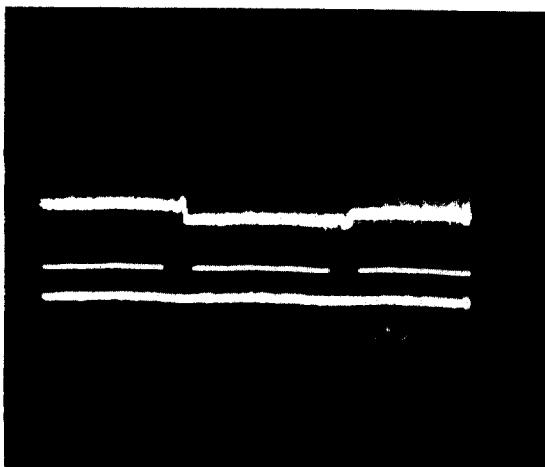


그림8. VCO입력과 SIO의 interrupt 신호

그림7에서는 주파수합성기와 SIO 데이터처리 service routines의 timing을 보여주고 있다.

그림에서 앞에있는 일직선(1)은 주파수합성기의 hopping 주파수가 변하는 순간을 나타내고 있고 (2)부분은 SIO가 동작하고 있는 상태를 나타낸다.

위에서 보는바와 같이 주파수 전이상태를 피하여 안정된 데이터를 전송하고 있다.

그림8은 주파수합성기의 VCO 입력과 SIO가 데이터를 전송하고 있는 상태를 나타내는 그림이다.

여기서보면 위의 두 그림은 안정된 영역에서 데이터를 전송하고 있다는 것을 알 수 있다.

4. 결론

주파수 대역확산 방식에서 마이크로 프로세서를 이용하여 주파수 전이영역을 피하여 데이터를 전송할수 있었다.

본 연구를 통해 나타난 결과는 일반적인 FH시스템에서 문제기인 전이시간 동안의 데이터손실을 프로세서에 미리 샘플된 데이터를 저장하였다가 주파수 합성기의 안정영역에 접종하여 보낼수 있으므로 충실한 데이터를 전송할 수 있었으며 반송주파수 대역이 더 높은 주파수에서의 실험과 복조회장 하드웨어 구성이 가능함을 확인할 수 있었다.

5. 참고문헌

- (1) R.C.DIXON, "SPREAD SPECTRUM SYSTEM," Wiley Inter-science.
- (2) ZILOG, "Z-80 Technical manual"
- (3) James W.Coffron, "Z80 APPLICATIONS," SYBEX
- (4) Don J.Torrieri "Principle of Military Communication Systems" .ARTECH, 1981
- (5) R.L.Pickholtz,D.L.Schilling and L.B.Milstein "Theory of Spread-Spectrum Communication" IEEE Trans.Commun., vol.COM-30, pp.855-864, May 1982
- (6) L.B.Milstein, D.L.Schilling, "The Effect of Frequency-selective Fading on a Noncoherent FH-FSK System Operating with Partial-Band Tone Interference," IEEE Trans.Commun., vol.COM-30, pp. 905-912, May 1982