하계학술회의
논문85-8-7

선형 부호를 이용한 기억장치의 오류정정 및 검출에 관한 연구
(A study of error correcting and detecting for memory used linear code)

김 원 섭 전북 대학교
김 신 배 "
두 평 수* "

1. 서 론

콤퓨터 기억장치의 신뢰성 향상과 데이타 원형 보존을 위하여 데이타 내의 오류 (error)유무를 판별하고 정정하기 위하여 오류 정정 부호가 많은 대형 범용 콤퓨터의 기억장치에 사용되고 있다. 1)-5)

또한 VLSI 기술의 발달로 기억장치가 자기 core 형에서 반도체형으로 변화되고 있으며 데이타의 급증으로 인하여 다수개의 기억 장치를 조합하여 하나의 부호어를 구성하는 방식을 사용하므로써 하나의 기억장치에 팩케이지 결함(package failure)이 있을시 부호어에 미치는 영향이 커져가고 있다.3)-4)

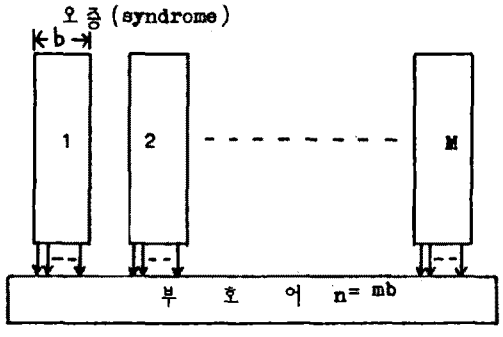
이러한 목적을 위하여 2진 해밍부호가 사용되어 왔으나 1 bit 오류(bit 오류)는 정정할 수 있으나 1 bit 이상의 오류(byte 오류)가 발생할시 정정할 수 없어 이의 단점을 수정하기 위하여 optimal odd - weight column code 를 이용하여 byte 오류를 검출하려고 시도하였으나, 이 부호는 항장(redundancy)이 커지는 단점을 가지게 되어 항장을 감소시키기 위한 연구가 진행중에 있다. 3)-4)

본 논문에서는 상기한 구조를 가지는 콤퓨터 시스템에서 하나의 chip 이나 card 에 팩케이지 결함이 있을시 선형 부호를 사용하여 bit 오류를 정정할 수 있고 byte 오류를 검출할 수 있는 능력을 가지며 항장의 수를 줄일 수 있는 패리티검사 행렬(Parity - check matrix)을 구성하기 위한 제반 조건을 고찰하고 이 행렬의 일반형을 표기하고 (42, 32) 패리티 검사 행렬을 구성하였다.

2. 오 중(Syndrome)

본절에서는 그림"1"과 같은 다수개의 기억장치를 조합하여 하나의 부호어를 구성하는 방식에 있어 오중(syndrome)과 오류(error) 의 관계를 고찰하며, 본 논문에 사용한 기호는 다음과 같다.

- C 선형 부호(linear code)
- n 부호어(code word)의 bit 수
- r 부호어당 검사 bit 수
- K 부호어당 정보 bit 수
- b 한chip당 bit 수
- H 패리티 검사 행렬
- E 오류 팩턴 (error pattern)
- 오중 (syndrome)



(그림1 다수 개의 기억장치로 구성된 부호어

선형 부호를 사용할시 오증과 패리티 검사 행렬과의 관계는 다음과 같은 선형 방정식으로 주어진다.

$$S = HX^t \qquad - 1)$$

이 오증의 계산으로 수신된 데이타 X 에 오류에 포함 여부가 결정된바, 또 원래의 데이타 행렬 X와 수신된 데이타 행렬 X의 해밍거리 d(X + X') 은 오류 pattern 을 나타내고 있으므로

$$X' = X + E \qquad - 2)$$

와 같이 표현된다.

그러나 데이타 전송시 2진 부호를 사용함으로써, $X' = X \oplus E$ - 3)

의 형태로 변형된다.

(여기에서 ⊕는 같은 bit 끼리의 2진합을 나타낸다)

따라서 오류가 포함된 오증은

$$\begin{aligned} s &= HX^T \\ &= H(X \oplus E)^T \\ &= HX^T \oplus HE^T \\ &= HE^T \end{aligned} \qquad - 4)$$

와 같이 변형된다.

4)식에서 알 수 있는 바와 같이 오류가 포함되어 있는 데이타 오증은 4)의 형태를 이룬다.

3. 패리티 검사 행렬 (parity check matrix)

1) 패리티 검사 행렬의 구성 조건

가) 항장(redundancy)이 최소가 되어야 한다.

$2^r - r - 1 \geq K \quad (r > b)$ 의 조건을 만족하여야 한다.

나) 패리티 검사 행렬의 행에는 "1"의 수를 최소로 하여야 한다.

"1"의 수가 적을수록 배타적 논리화(excl - usive or) gate 수를 적게할 수 있어 지연시간을 줄이며 회로를 간략화 할 수 있다.

다) 패리티 검사 행렬의 행이 서로 다르고 전부 영(zero)이 아니어야 1 bit 오류를 정정할 수 있다.

라) E_1, E_2 를 오류 패턴의 두 집합이라 하면

가) $E_1 \cap E_2 = \emptyset$ 일때 E_1 의 오류를 정정할 수 있으며

나) E_2의 오류를 검출하기 위하여 $E \in \{E_1, E_2\}$일때 $HE^T \neq 0$ 이고 모든 $E_i, E_j \in E_1$에 대하여 $HE_i^T \neq HE_j^T$ 이며

모든 $E_s \in E_2$ 에 대하여 $HE_i^T = HE_s^T$ 가 되는 $E_s \in E_1$ 이 존재치 않아야 한다.

2) 패리티 검사 행렬의 일반형1) 에 맞는 패리티 검사 행렬의 일반형은

$$H = \begin{pmatrix} M_1 & M_2 & \cdots & M_j \\ Q & Q & \cdots & Q \end{pmatrix} = (H_1, H_2, \cdots\cdots H_j) \qquad - 5)$$

와 같이 주어진다.

$$J = 2^{r+1-b} - 1 \qquad - 6)$$

$$Q = \begin{pmatrix} 0 & \\ 0 & I_{b-1} \\ \vdots & \\ 0 & \end{pmatrix} \qquad - 7)$$

여기에서 M_j 는 $(r + 1 - b) \times b$차원(dimension)을 갖는 정수 를 2진 표현한 형태의 행렬이며

Q 는 $(b - 1) \times b$차원을 가지는 행렬로서 뒤부분의 $(b-1) \times (b-1)$행렬이 단위 행렬 (identity - matrix) 로서 구성된다.

3) n=32, b=8, r=10 (42,32) 패리티 검사 행렬의 구성

00000000	00000000	00000000	11111111
00000000	11111111	11111111	00000000
11111111	00000000	11111111	00000000
01000000	01000000	01000000	01000000
00100000	00100000	00100000	00100000
00010000	00010000	00010000	00010000
00001000	00001000	00001000	00001000
00000100	00000100	00000100	00000100
00000010	00000010	00000010	00000010
00000001	00000001	00000001	00000001

4. 결 론

오류 정정및 검출에 선형 부호를 이용하므로서 순환 부호나 갈쌈 부호를 사용하는 방법보다 오증 계산을 간단히 행할 수 있으며

패리티 검사 행렬에서 행의 "1"의 수와 항장(redundancy)을 줄이므로서 hard ware 구성에 필요한 배타적 논리화 케이트 수를 줄여 지연시간을 감소시킬 수 있으므로 실시간 정정 및 검출을 행할 수 있는 패리티 검사 행렬을 구성 하였으나 앞으로 항장의 수를 좀더 줄일 수 있는 방법이 요구된다.

참 고 문 헌

1) Richard W Hamming, "coding and information theory" prentice Hall, Inc. 1980

2) Shu Lin, "An introduction to error - correcting codes" prentice - Hall, Inc. 1970

3) Douglase C, Bossen LIH C, chang and CHIN long chen "Measurement and generation of error - correcting codes for package failures" IEEE Trans computer vol C - 27 No3 March , 1978

4) Sudhaker M. Reddy, "A class of linear codes for error control in byte -per - card oranized digital systems" IEEE Traus computer Vol C - 27 No. 5 May . 1978

5) 이 만영 "부호이론" 희중당