

EXTENDED DIRECTION OF ADJACENCY

TABLE을 이용한 다출력 스위칭 회로의 최소화.

(Minimization of Multiple Switching Circuit by using Direction of Adjacency Table)

김 원준

서울 대학교

김 민환

전자계산기 공학과

황 희용

[요 지]

본 논문은 후술할 다출력 스위칭 회로의 최소성 기준(Criteria of Minimality)에 의한 최소의 다출력 스위칭 회로를 설계하는 데 목적을 두고 있다. 이에는 단일 출력 스위칭 함수에 적용된 바 있는 Direction of Adjacency Table 방법이 다소 변경되어 다출력 스위칭 회로에 적용되었다. 이를 위하여 기존의 Direction of Adjacency Table 을 다출력 함수의 최소화에 적합하도록 변경한 Extended Direction of Adjacency Table이 구성된다.

1. 서론

큰 Digital System에서는 똑같은 입력변수들에 대해 다수의 출력함수를 요구할 때가 흔하다. 즉 다출력 스위칭 회로를 요구하는 수가 있다. 이의 실현을 위해 각 출력함수에 대해 최소화 방법을 적용시켜 각 각에 대해 회로를 구성할 수도 있지만 다수의 출력을 갖는 단일회로로 구성하는 것이 일반적으로 보다 경제적이라고 말할 수 있다. 즉, 여러 함수 간에 하드웨어를 공유함으로써 얻어지는 이익을 생각할 수 있다.

이의 실현에는 실제 기존의 방법들〔2〕〔5〕이 적용될 수도 있다. 일반적으로 이러한 기존의 방법들

은 3가지 단계를 밟아 다출력 스위칭 회로를 합성하게 된다. 그 단계들은 1) 입-출력 관계를 나타내는 table에 의해 product term이 구해 지고 2) 위에서 구한 product term들을 multiple-output prime implicant들로 바꾸어 주며 3) 위에서 구한 multiple-output prime implicant들의 subset이 구해 지고 이 구해진 subset에 의해 다출력 스위칭 회로의 최소화된 expression들을 결정해 주게 된다. 이에 반해 본 논문에서 쓰여진 방법은 Direction of Adjacency Table 방법을 다출력 스위칭 회로에 적용함으로써 multiple-output prime implicant중에서 essential 인 것을 추출과 동시에 선택해 줌으로써 위의 단계를 신속화할 수 있는 가능성을 보여 주며, 상대적으로 적은 수의 multiple-output prime implicant 가 추출 되도록 하였다. 또한, 다출력 스위칭 회로의 합성에 비교적 조직적이고 효과적인 수 있는 한 방법을 제시한다.

2. 다출력 스위칭 회로의 설계 기준.

본 논문에서는 다음의 2가지 기준이 다출력 스위

칭 회로의 설계 기준으로서 고려되었고 최소성을 결정하는 합리적인 기준으로 채택되었다. 1) E_i ($i=1, m$)를 출력함수 F_i ($i=1, m$)를 나타내는 expression이라하고, X_i ($i=1, p$)를 m 개의 expression들 중에 되풀이 되지 않는 유일한 product term이라 하자.

이때 L_i 를 X_i 에 나타난 문자(Literal, 즉 Inputvariable)의 갯수를 나타낸다면, $T_i=L_{i1}+L_{i2}+\dots+L_{ip}$ 이다. 이때 T_i 는 expression들을 전체집합으로 할 때 이 집합의 효과적인 총 문자수를 나타낸다.

2) 정수 p 는 서로 다른 product term들의 총 수를 나타내고 최소성의 상대적인 기준으로 사용된다.

이와 함께 알아둘 점은 multiple-output prime implicant(mpi)는 출력을 나타내는 함수들의(출력함수) 조합들 중에서 그 자신을 포함하거나 그 자신과 같은 조합에 대한 minterm들 사이에서 구해지는 prime implicant(pi)들에 더 이상 증속(cover)되지 않는 pi를 나타내고 essential multiple-output prime implicant(empi)란 mpi중에서, 각 출력함수의 minterm에서 보았을 때 반드시 포함되어야 하는

mpi를 말한다. 즉 그 minterm을 cover하는 mpi가 유일할 때 그 mpi는 empi이다. 실제 empi를 구하는 방법은 뒤에서 설명하겠다.

여기서 Extended Direction of Adjacency Table(EDAT)를 개략적으로 살펴 보자.

여기서 M_i ($i=1, n$ n:총 minterm수)는 다출력 스위칭 회로의 총체적인 입장에서 볼때 전체 모든 minterm들을 말하고, RADs란 M_i ($i=1, n$)들 사이의 해당 Required Adjacency Direction을 나타내는 것으로서 Direction of Adjacency Table에서와 같다. F_i ($i=1, m$)는 각 minterm들에 대한 1번째 스위칭 함수(출력함수)의 출력상태(0,1)를 의미하고 RAD_i는 F_i 의 단일 입장에서 본 RAD수를 나타낸다. R_i는 그 minterm의 redundancy 여부와 그 minterm을 포함하는 2개 이상의 출력함수조합에 의해 구하여진 mpi의 존재 여부를 나타낸다. 이 R_i는 v, *, blank의 표시가 가능하다. 제일 마지막 열의 R.CSF는 2개 이상의 출력함수의 조합에서 해당 minterm간에 형성되는 RAD수를 말한다.

3. Extended Direction of Adjacency

	RADs	F ₁	R ₁	RAD ₁	F _m	R _m	RAD _m	R.CSF
M ₁								
M ₂								
⋮								
M _i								
⋮								
M _n								

EXTENDED DIRECTION OF ADJACENCY TABLE
(R.CSF: NO. of RADs in Combination of Switching Fcn.)

Table에 의한 다출력 스위칭 회로의 신속 최소화 절차.

먼저, 출력을 나타내는 함수들의(출력함수들) 조합이란 그 minterm이나 m_{pi} 들의 각 function사이의 공유성을 나타내는 것으로서, 만일 minterm M_i 에 대해 Extended Direction of Adjacency Table(edat)의 F_1 항목이 F_1, F_2, F_3, F_5 에서 '1'이라는 값을 갖는다면 출력함수의 조합은 F_1, F_2, F_3, F_5 가 되고 이에 의해 minterm M_i 는 F_1, F_2, F_3, F_5 에 의해 공유됨을 알 수 있다. 또한 이 조합에 의한 해당 minterm들 사이에서만 구하여진 π_i (prime implicant)들은 F_1, F_2, F_3, F_5 에 의해 공유될 수 있다.

실제적인 과정을 개략적으로 6 단계로 나누어 보면 다음과 같다.

- 1) 먼저 가장 큰 출력함수의 조합을 설정한다. 가장 큰 조합이란 가장 많이 출력함수를 포함하는 것을 말한다
- 2) 설정된 조합에 대한 해당 non-redundant minterm들에 의해 m_{pi} 를 추출한다. 추출하는 방법은 EDAT의 RADs를 이용해 DAT(Direction of Adjacency Table)방법을 그대로 적용시킨다. 추출된 m_{pi} 는 설정된 조합에 관한 정보도 함께 갖게 된다. 이때 m_{pi} 추출과정에서 이 m_{pi} 가 essential인 지의 여부도 함께 check해 본다. 즉 EDAT에서 보았을 때 추출된 m_{pi} 의 해당 minterm에 대해서 설정된 조합에 따른 R, CSF의 계산된 RAD수와 EDAT의 왼쪽 방향으로 그 조합에 해당하는 F_i 의 RADs들 중 같은 것이 있고 해당 R_i 에 ν 또는 * 표시가 없을 때 이 m_{pi} 는 essential이 된다. 여기에서 ν 표시는 redundancy 표시이고 *표시는 더 큰 출력함수의 조합에서 m_{pi} 가 추출되었음을 나타내는 것으로서 가장 큰 조합에서는 나타나지 않는다. 만일 추출된

m_{pi} 가 essential일 경우 출력함수의 조합에 나타나는 각 출력함수의 R_i 란에 ν 표시를 하고, 추출된 m_{pi} 가 essential이 아닐 경우 *표시를 하게된다. 단 *표시는 그 해당란이 ν 일 때는 불가능하다.

- 3) 가장 큰 출력함수의 조합에 대해 2) 의 과정을 끝 내었으면 출력함수조합의 크기 순으로 2)의 과정을 되풀이 하여 가장 작은 조합(즉 단일 출력함수 만이 존재하는 조합)에 이르기까지 2)의 과정을 수행한다. 이때 주의할 점은 각 출력함수의 조합에 대해 그 조합을 포함하는 더 큰 조합에 해당되는 minterm들은 그 출력함수조합에 대한 minterm들로 간주하게 된다. 또한 단일 출력함수 조합에서는 π_i 가 단일 입력변수로 표현될 경우 이 π_i 는 em_{pi} 로 간주된다.

- 4) 각 출력함수의 해당 R_i 를 찾아서 non-redundant minterm이 존재하는 지의 여부를 따진다. 만일 모든 minterm이 redundancy 표시가 되었다면 그 출력함수는 em_{pi} 에 의해 전부 cover되어 진다는 뜻으로 더 이상 고려하지 않는다. 만일 non-redundant항이 있으면 그것은 em_{pi} 에 의해 cover되지 않는 minterm을 뜻하므로 그 출력함수는 non-redundant minterm과 함께 5)의 과정으로 넘어가게 된다. 만일 모든 출력함수의 minterm이 모두 redundant로 처리되었다면 6)의 과정으로 가게 된다.

- 5) 4)에서 얻어진 출력함수와 minterm들로 reduced prime implicant table을 구성하고 위에서 얻어진 m_{pi} 사이에서 dominance 관계를 적용하여 pseudo em_{pi} 를 추출하게 된다. pseudo em_{pi} 에 의해 cover되는 minterm들도 역시 redundant로 처리하고 다시 dominance를 적용해 본다. 이 과정을 되풀이하여 더 이상 dominance를 적용할 수 없을 때는 Petrick method등의 방법을 적용하여 처리하게 된다. 여기서

dominance를 적용할 때는 하나의 출력함수에 대한 dominance관계가 아닌 전체적인 table에서의 dominance관계를 생각하여야 한다.

6) 위의 각 과정에서 선택된 m_{pi} 로 각 출력함수에 대한 expression을 구하게 된다. 이때 단일 출력 함수조합에서 얻어지는 m_{pi} (pseudo emp_i, emp_i)는 반드시 그 출력함수를 나타내는 expression에 나타나야 하고 나머지 m_{pi} 중에서 그 출력함수를 나타내는 데 필요한 것을 선택하게 된다.

4. EXAMPLE

입력 변수 A, B, C, D 에 의해 다음과 같은 출력함수들이 정의될 때

$$F_1(A, B, C, D) = \sum m(11, 12, 13, 14, 15)$$

$$F_2(A, B, C, D) = \sum m(3, 7, 11, 12, 13, 15)$$

$$F_3(A, B, C, D) = \sum m(3, 7, 12, 13, 14, 15)$$

이에 의해 EDAT를 구성하면

	8	4	2	1	F1	R1	RAD1	F2	R2	RAD2	F3	R3	RAD3	R.CSF
3	0	0						1	2	1	1			
7	0	1						1	2	1	2			
11	1	0			1		1	1	2					
12			0	0	1		2	1	1	1	2		1	
13			0	1	1		2	1	2	1	2		2	
14			1	0	1		2				1		2	
15	1	1	1	1	1		3	1	3	1	3		3	1

(R.CSF는 설정된 조합에 따라 다른 값을 갖는다, 위의 경우는 조합 F1, F2, F3의 경우이다)

위와 같이 구성된다.

위의 EDAT에 의해 다출력 스위칭 회로를 최소화 하는 과정을 살펴 보면 (각 R1 들의 표기는 EDAT에서 생략하였다)

먼저 가장 큰 출력함수조합 F1, F2, F3에 의해 그 해당 minterm이 12, 13, 15임을 알 수 있고 이 것들에 의해 $m_{pi}(12, 13)$ 이 추출된다. R.CSF에 의해 이 $m_{pi}(12, 13)$ 의 RAD수가 1이고 F2의 minterm 12의 RAD수가 1이며 v 또는 *표시가

없으므로 이 $m_{pi}(12, 13)$ 은 emp_1 가 된다. 또한 의 $m_{pi}(13, 15)$ 는 emp_i 가 되지 못하고 m_{pi} 로서 존재하게 된다.

emp_i 에 의해 cover되는 F1, F2, F3의 minterm 12, 13의 해당 R1는 v표시를 해 주고 m_{pi} 에 의해 cover되는 minterm 13, 15의 R1에는 *표시를 해 준다. 이 때 minterm 13의 R1에는 v표시가 존재하므로 *표시를 해 주지 못하고 v표시 대로 남아있게 된다.

다음의 출력함수조합인 F1, F2에서도 (크기 순에 의해 선택됨, 같은 크기일 경우 임의로 선택됨) 같은 과정을 되풀이 하면 $emp_i(11, 15)$ 가 구하여 지고, F2, F3에서는 $emp_i(3, 7)$ 과 $m_{pi}(7, 15)$ 가 구하여 지며 F1, F3에서는 $emp_i(12, 13, 14, 15)$ 가 구하여 진다.

여기서 모든 출력함수의 minterm이 모두 redundant로 처리되었으므로 추출된 emp_i 들 만으로 각 출력함수의 expression을 구할 수 있다. 실제로 구하면 $F_1(A, B, C, D) = AB + ACD (12, 13, 14, 15) + (11, 15)$, $F_2(A, B, C, D) = ACD + ABC' + A'CD (3, 7) + (11, 15) + (12, 13)$, $F_3(A, B, C, D) = AB + A'CD (12, 13, 11, 15) + (3, 7)$ 이 된다.

5. 결론

이상에서 본 바와 같이 mpi 추출과 empi선택이 동시에 이루어 질 수 있음을 보았다. 이에 의해 다출력 스위칭 회로의 최소화가 간결하게 처리될 수 있었다. 또한 tabular method ([5])에 의한 다출력 스위칭 회로의 최소화보다 적은 수의 mpi가 추출된다. 그러나 이 방법 역시 사용되지 않을 수도 있는 mpi를 추출한다. 또한 computer program에 의해 처리되는 것을 전체로한 바 사람이 다루기는 다소 복잡한 면도 있다. 앞으로의 연구 과제는 꼭 필요한 MPI만을 추출하며 동시에 개념적으로도 간단한 방법으로 개선 발전시켜 나가는 일이다

[참 고 문 헌]

- [1] Kim Min-Hwan, " Fast minimization of Switching Functions by using Direction of Adjacency Table ", KIEE, Feb. 1981.
- [2] Thomas C. Bartee, " Computer Design of Multiple-Output Logical Networks ", IRE trans. on Computer, pp 21 - 31, Feb. 1961.
- [3] Zvi Kohavi, Switching and Finite Automata Theory , 2nd ed., McGraw-Hill, 1978.
- [4] F. J. Hill and G. R. Peterson, Introduction to Switching Theory and Logical Design, 3rd ed., New York Wiley, 1972.
- [5] H. C. Torns, switching Circuit , Addison - Wesley , 1972.
- [6] Charles H. Roth, Jr, Fundamentals of Logic Design , 2nd ed., West Publishing Co., 1973.