

저렴한 Z - 80 Emulator 의 설계 및 제작

84339

마 성 원 임 상 조 정 환 융 이 광 형  
송 전 대 학 교 전 자 공 학 과

Design and Implementation of Low Cost Z-80 Emulator

S.W.Ma, S.J.Im, H.I.Chung, K.H.Lee  
Dept. of Electronics Eng., Soong Jun University

Abstract

This paper design the emulator of the 8 bit microprocessor based on the Z-80. The system control the debugging relationship concerning the hardware and the software between the target system and the host (Emulator) system. It is purpose that emulator manufacture low cost.

Target 시스템 사이에서 디버깅 할 수 있게 하였다.

Z-80 CPU 를 사용하여 마이크로프로세서 시스템을 개발한 후 하드웨어, 소프트웨어를 디버깅하고자 하는 사람에게 사용법이 간단하고 저렴한 비용으로서 사용할 수 있게 에뮬레이터를 설계 제작하는데 그 목적을 두었다.

II. 시스템 구성

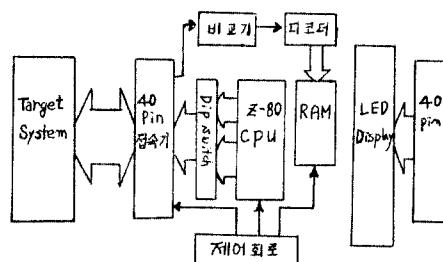
I. 서 론

마이크로프로세서 시스템은 하드웨어와 소프트웨어의 결합동작 시스템으로 이 구성 시스템이 정상동작을 하지 않을 경우 그 원인을 찾아내기는 힘들다. 이 때 인서어 키트 에뮬레이터( I.C.E )는 Target 시스템의 하드웨어, 소프트웨어를 분리하여 각각을 디버깅( Debugging )할 수 있다. 먼저

시스템의 메모리 배선과 어드레스 디코딩 그리고 I/O(Input/Output) 에 대해 R/W(Read/Write) 로 확인하여 이상이 없으면 Target 프로그램을 브레이크포인트, 스크립스텝의 방법을 사용하여 에뮬레이터에 저장, 프로그램이 외도하는 대로 실행되는지를 추적해 볼 수 있다.

많은 에뮬레이터에서는 호스트 시스템과 Target 시스템 사이에 넣어져서 작동되나 본 시스템은 호스트 시스템의 비용을 줄이고 조작을 간편히 하고자 에뮬레이터가 곧 호스트 시스템이 될 수 있게 하여 에뮬레이터와

본 시스템을 동작시키기 위한 전체 구성도는 그림 1과 같다.



(그림1) Emulator 구성도

그림 1에서 보는 바와 같이 Z-80 CPU 를 중심으로 RAM, 시스템 제어회로, 그리고 호스트 컴퓨터 시스템 디스플레이 대신 LED 디스플레이로 구성되었다.

에뮬레이터의 40 핀 콘넥터는 Target 시스템의 CPU 대신 연결하여 Target 시스템의 에뮬레이션을 할 수 있게 하였다.

1) 표시 회로

에뮬레이터로 하드웨어를 검사할 경우 기발

하고자 하는 시스템에 스위치를 사용해서 특정한 주소를 지정하고 그 주소에 정보를 보내는 경우 그것이 TTL과 LS1 사이의 상호연관(Interface)을 LED 표시기에 의하여 올바른 가를 확인할 수 있게 한 것이다. 이 때 LED 를 확인함으로써 특정한 주소의 정보가 맞지 않을 경우 잘못된 선을 알 수 있다. 여기서 사용한 LED 표시기 회로의 콘цеп터는 Z-80 CPU의 배열로서 구성하였지만 이 회로에서는 Z-80 CPU 뿐만 아니라 메모리인 2716, 6116 등과 같은 칩들의 주소와 정보들의 올바른 연결상태를 알 수 있게 설계하였다.

## 2) 제어 회로

제어 신호의 기본적인 원리에 있어서 R/W 할 경우에는 네 가지 전기적인 일들이 일어남을 알 수 있다.

a. 주소선에 주소를 보낸다.

b. 마이크로프로세서의 정보선들은 정보를 받을 준비를 한다.

c. 메모리 R/W 신호와 제어신호를 내보낸다.

d. 메모리 R/W 신호와 제어신호를 없앤다.

위와 같은 과정을 이용하여 먼저 에뮬레이터의 RAM에 정보를 쓸 경우 우선 에뮬레이터에 있는 CPU를 봄고 40핀 소켓에 주소선과 정보선을 접지시킨 소켓을 그 자리에 끼운다. 그리고 스위치를 사용하여 시스템 주소선상에 주소를 연결시키고 그 주소에 정보를 스위치로 조작한다.

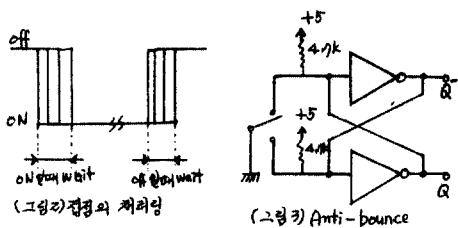
신호원이 스위치로 조작 입력신호를 쇄김하는 경우 채터링의 존재는 당연하다. 이때 채터링의 발생은 그림 2와 같다.

이것이 발생하면 에뮬레이터의 RAM이 오동작할 경우가 있기 때문에 모든 제어 회로는 그림 3의 Anti-Bounce 회로에 연결되어 있다. 이 회로는 모든 제어신호 출력에서 기계적인 스위치의 채터링 현상에 의한 잡음을 흡수하기 위한 것이다.

그러면 다른 버스신호 스위치에 Anti-Bounce 회로를 쓰지 않는 이유는 무엇일까? 이는 마이크로프로세서의 주소와 정보선들은 제어신호가 들어갈때까지 시스템의 통신에 영향을 주지 않기 때문이다.

## 3) 비교회로와 디코우더

Target 시스템의 ROM 주소와 에뮬레이터의 RAM 주소가 다른 경우, 에뮬레이터의 메모리



(그림 3) Anti-bounce

용량이 Target 시스템보다 적은 경우 문제 해결을 위하여 비교회로와 디코우더를 사용하였다.

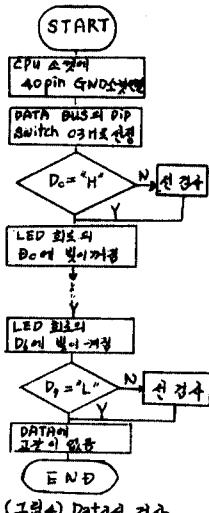
비교회로로 74LS85를 사용하였다. 이것은 입력 A,B에 대해 A=B, A>B, A<B 일 경우에 대해 출력이 나오는 세 단자가 있다. 이 때 세 단자가 있을 경우 사용하는 4 bit Magnitude Comparators를 사용, 상위 4 bit를 Target 시스템에 맞게 스위치로서 조정하도록 설계하였다. 또한 에뮬레이터의 메모리가 작을 경우에 74LS139인 디코우더를 사용 확장할 수 있게 하였다.

## III. 접속과 사용

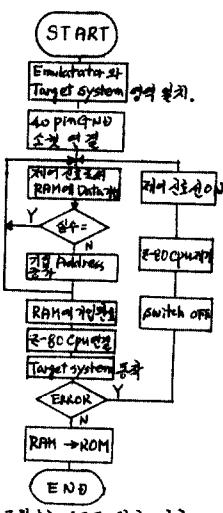
아드웨어 검사를 할 경우 우선 Z-80CPU 소켓에 주소선과 정보선을 접지시킨 40핀 소켓을 연결한다. 그러면 스위치를 ON시키면 스위치 신호는 LOW가 되며 스위치를 OFF시킬 경우에는 Bus 측 Dip 스위치에 연결시킨 pull-up 저항에 의해 High가 된다. 그때으로 아드웨어의 주소신호와 정보신호가 표시회로 LED를 통하여 나타난다. 이에 대한 유동도는 그림 4와 같다.

소프트웨어를 검사할 경우 아드웨어 검사를 위한 40핀 어스 소켓 제어신호를 이용하여 Target 시스템의 프로그램을 에뮬레이터의 RAM에 수록한 다음 CPU 소켓에서 40핀 소켓을 봄고 Z-80CPU를 끼워야한다. 그러나 전원이 ON 상태에서 CPU를 끼우면 CPU가 망가질 우려가 있고 전원 스위치를 OFF하면 RAM에 기억된 프로그램이 지워지므로 이를 방지하기 위해 CPU의 플러스 5볼트 단자에 식별로 스위치를 연결 CPU를 스위치 OFF 상태에서 끼울 수 있게 하였다.

CPU를 끼웠으면 RAM에 넣은 프로그램을 시뮬레이션시켜 프로그램에 문제가 생기면 RAM의 정보를 R/W로서 수정할 수 있다. 이에 대한 유동도는 그림 5와 같다.



(그림 4) Data RAM 검사



(그림 5) 소프트웨어 검사

#### IV. 결 론

본 시스템은 MDS/Microprocessor Development System )의 기능에 준하는 애플레이터를 적은 비용으로 쉽게 제작하였다. 마이크로프로세서 시스템의 디버깅에는 잘 동작하였다.

그러나 시스템내의 소켓에 일일이 젠트션을 넣어야 한다는 점은 좀 더 연구를 해야 할 것이다. Z-80CPU를 사용하고 있는 시스템인 만큼 Z-80 CPU의 기능중 퍼프테쉬 기능을 살펴 RAM 중에서도 스택터 RAM 보다는 다이나믹 RAM을 사용하는 것이 좋겠다.

Z-80의 모든 기능을 살린 애플레이터로 발전시킬 연구가 요구된다.

#### 참 고 문 헌

1. 편집자, "Z-80 애플레이터 제작", 전자과학, PP 141-149, 1983.2
2. 편집자, "Z-80 의 설계한 연구", 전자과학, PP 41-53, 1991.4
3. 이 병언, 전문수, 박민용, 이상배, "실시간 애플레이터의 설계 및 제작", 한국 전자공학회 학제 종합 학술 대회 논문집 Vol 7 No1, 1994.7
4. Sharp, Microcomputer Z-80 User's Manual, PP 66-68, Electronics Digest Company, 1981