

전자 계산기를 이용한 보호 계전 방식
(COMPUTER RELAYING)

최 일 순

한국전력 사원 연수원

1. 서 론

전력수요가 증가하고 설비가 확장됨에 따라 장거리, 대용량 송전, 조상설비 및 케이블의 증가, 계통의 다단자화, 병기 다회선 선로의 증가 등으로 보호상 많은 문제점이 발생되어 고성능의 계전방식이 필요하게 되었다.

(5)

현재까지 사용되고 있는 계전기들은 전자력이나 전자소자의 개폐 작용을 이용하여 동작하므로 고도의 특성을 요구하는 계통 보호에는 문제점이 많았다.

그러나 최근 반도체 기술의 발달로 제어용 전자 계산기가 범용화됨에 따라 보호 계전장치로써 이용하고자 하는 연구가 60년대 후반부터 시작되었다.

이 계전 방식의 장점으로는 (1) 신기능 및 특성의 실현, (2) 신뢰성의 향상, (3) 계전방식 변경이 용이, (4) 장치의 표준화, (5) 장치의 소형화, 저부담화, 저렴화 등이 있다. 이런 점에 의해 보호 계전 기술로는 최근에 개발된 최신 기술이므로 이에 대한 이론, 이용상례를 소개해 보고자 한다.

2. 계전 장치의 구성

변성기에서 입력된 전압전류는 보조변성기에서 사용하기 좋은 입력으로 변환되어 필터

에 입력된다. 필터로는 L.P.F. 와 B.P.F. 를 사용하여 SOFT WARE 로 간단히 실현할수 있는 디지털 필터를 많이 사용한다. 필터를 부가하는 목적은 입력에 포함되는 불필요한 성분 제거에도 목적이 있지만 입력에 주파수가 샘플링 주파수에 1/2 이상의 성분이 포함되면 연산에 오차가 발생 되므로 이 이상의 주파수 성분 제거에 있다.

필터의 종류에는 순회형과 비순회형이 있지만 비 순회형이 많이 사용되고 있다. 필터의 출력은 표본, 양자화 되는데 그 주파수는 표본화 정리에 따르나 다음 요인을 고려하여 선정한다.

- (1) 사고시 발생하는 계통의 고조파.
- (2) 계전기의 동작 시간.
- (3) 계산기의 연산 처리 능력.
- (4) 연산 처리의 용이도.

이며, 대개 60Hz 개에는 720Hz 에 30° 로 샘플링 한다.

표본 양자화된 출력은 A/D 변환기를 거쳐 계산기에 입력되며 멀티플레이어로 시분할되어 A/D변환기도 입력된다.

A/D변환기는 보통 변환속도, 오차등을 감안하여 12비트 전, 후의 측차 비교형의 것을 사용

하며, 계산기에는 보호 연산의 고속화를 위하여 4축 연산 전용의 고속 연산소자와 입력신호를 고속으로 읽어 드리는 D.M.A.(DIRECT MEMORY ACCESS) 기능이 부가되어 있다.

3. 기본적인 연산

(1) 절대치 : 샘플링된 1개의 치를 연산 하는 것.
면적법 : 반파의 샘플링 치를 합산하는 방법.

$$\sum_{n=0}^k A \sin(wt + \phi + n\phi) = KA$$

ϕ : SAMPLING 간격

적 법 : $a_1 = A \sin wt, a_4 = A \sin(wt + 90^\circ)$
 $= A \cos wt \quad a_1^2 + a_4^2 = A^2$

3적 법 : $a_1 = A \sin wt, a_2 = A \sin(wt + 30^\circ)$
 $a_3 = A \sin(wt + 60^\circ)$
 $a_1^2 - a_2^2 + a_3^2 = A^2 / 2$

$$a_{n+1}^2 - K_1 a_n^2 + a_{n+1}^2 = K_2 A^2$$

2치 가산법 : 서로 위상이 90° 다른 2치를

가감산하는 방법

$$a_1 = A \sin wt, a_4 = A \cos wt$$

$$(a_1 + a_4) + 1/2(a_1 - a_4) = KA$$

(2) 벡터의 내적 : 위상이 다른 2개의 치를

샘플링하여 2치에 상응한

치를 연산하는 것으로 적방식에
의한 것과 3적법에 의한 것인
있다. 3적법으로는 $K_2 AB \cos$
 $= a_1 b_1 - K_1 a_2 b_2 + a_3 b_3$

(3) 이상연산 : 현재 데이타에서 일정시간간의
데이타를 감산해서 빠른 이상
연산을 하고 가산해서 늦은
이상연산을 한다. 또 메모리에
기억된 데이타를 지연, 출력
해도 늦은 연산이 된다.

$$a_1 = A \sin wt \quad a_0 = A \sin(wt - \phi)$$

$$a_1 - a_0 = KA \sin(wt + \tan^{-1} \frac{\sin \phi}{1 - \cos \phi})$$

이때 샘플링 각을 30° 로 하면 $K \approx 0.157$ 이라
할 때 75° 이다.

(4) 선로 방정식형 : 선로 방정식 $v = Ri + L di/dt$
에 의해 R 과 L 을 산출
하는 방식

직분형 : 방정식을 $t_0 \sim t_1$ 과 $t_1 \sim t_2$ 간으로
직분하여 대형공식으로 근이화하면

$$\left\{ \begin{array}{l} \int_{t_0}^{t_1} v dt = R \int_{t_0}^{t_1} idt + L \int_{t_0}^{t_1} di/dt dt \\ \int_{t_1}^{t_2} v dt = R \int_{t_1}^{t_2} idt + L \int_{t_1}^{t_2} di/dt dt \\ \left[\begin{array}{l} 1/2 [v(t_1) + v(t_0)] T = R 1/2 [i(t_1) + i(t_0)] T \\ + L [i(t_1) - i(t_0)] \end{array} \right] \\ \left[\begin{array}{l} 1/2 (t_2) + (t_1) T = R 1/2 [i(t_2) + i(t_1)] T \\ + L [i(t_2) - i(t_1)] \end{array} \right] \end{array} \right.$$

T : 샘플링 간격

으로 되고 여기서 얻은 R, L 로 임피던스
를 얻는다. 이 방식은 3개의 샘플로 연산이
되므로 응답이 빠르나 연산시간이 늦다.

미분형 : 아래 2개의 방정식을 풀고 이 연산
은 차분 연산으로 근이화된다.

$$\left\{ \begin{array}{l} v = Ri + L di/dt \\ d v / dt = R di/dt + L d^2 i / dt^2 \end{array} \right.$$

4. 옵션으로 계산기에 적용

(1) 옵션으로 계산기 : 이 계산기는 R-X 평면
상에 0점에서 옵션을 가진 원형의 특성
을 가지며 옵션 임피던스를 λ , 원점정
임피던스를 λ' , 입력 전류를 I , 출력전류
(75° 또는 60°)로 이상한 치를 λ'' 라
고 할 때 각 방식들의 연산은 다음과 같다.

(2) 적연산방식 : $(\lambda'' - \lambda) / (v - \lambda')$ 와 $(v - \lambda'') / (\lambda - \lambda')$
의 벡터 내적을 구하여 KO 와 비교 한다.

(3) 3각 방식: $(\vec{v}_1 \vec{x}'_1 - v_1) (\vec{v}_2 \cdot \vec{x}'_2)$

의 벡터 내적을 3점의 셀플링 점을 가공산하여 구한다.

$$\begin{aligned} \text{판정식: } & (\vec{v}_1 \vec{x}'_m - v_m) (\vec{v}_m \cdot \vec{x}'_m) \\ & - (\vec{v}_1 \vec{x}'_{m-1} - v_{m-1}) (\vec{v}_{m-1} \cdot \vec{x}'_{m-1}) \\ & + (\vec{v}_1 \vec{x}'_n - v_n) (\vec{v}_n \cdot \vec{x}'_n) = \\ & \frac{1}{2} (\vec{v}_1 \vec{x}'_1 - v_1) (\vec{v}_2 \cdot \vec{x}'_2) \end{aligned}$$

위식이 $> K_0$ 이면 동작한다.

(4) 면적 방식: 옵셋 모의 원증 심점에서의 반경보다 $(V - z_1 + z_2/2 \cdot I)$ 가 크게 되면 동작한다.

$$\begin{aligned} \text{판정식: } & |z_1 + z_2/2 \cdot I| - |V - z_1 + z_2/2 \cdot I| \\ & > K \end{aligned}$$

(5) 디지털 연산은 저근점 단락시 메모리 작용과 보, 티액탄스 처리 등에 의해 이들 두 개의 작용은 종래에 계전방식보다 용이하다.

(6) 계전기의 판정

이상의 판정을 실제로는 3상분 처리가 필요하므로 3상직렬처리가 되며 판정과 계속 동작 판정 결과 불향할 때는 다음 처리로 이송된다. (2), (4), (5),

(7)

6. 실제 적용 예 실례

(1) 디지털 전류 차동 계전장치

제작자: (東京芝浦) 전기 주식회사
설치장소: 1980.5. 東京 전력 275KV 梶川線
의 3단자 개통

중요 기능: 전류 차동 보호, 탑조 검출, 재폐로, 자동 감시

(2) 전 디지털형 방향비교, 케리아 릴레이

제작자: 三菱 전기주식회사

설치장소: 소화 55년 6월 1일 関西 전력
154KV 舊新 신간선 (里) 梶川
재폐로 小坂 개폐소에서 시험 중
소화 55년 11월까지 사고 32건 발생
에 전부 정상 응동.

주요 기능: 주보호와 후비보호는 전원, 입출력을 완전 분리하고 주, 후각 매인과

고장검출 계전기는 직업 2종화 하였고, 공통 후비보호를 하게 하였으며 자동 점검과 기록을 하게 하였다.

(3) 초고압 개통용 디지털형 후비보호 계전장치

제작자: 日立 제작소

설치장소: 南部 전력 鹿児島 지점 東部

변전소 275KV 東部 간선에 소화 54년 7월

부터 55년 3월까지 시험중 18건의 사고 발생에 전부 정상 동작하였으며 시간은 270ms) 이다.

중요 기능: 제1의 계산기는 단락용 주보호와 지락사고 검출.

제2의 계산기는 지락용 주보호와 단락 사고 검출.

제3의 계산기는 앞의 2계산기 감시 용이다.

셀플링 360ms 의 1 셀플 네에 전요 소에 처리를 하여 직방식으로 연산을 한다.

5. 결론

전자 계산기를 사용한 보호 계전장치는 이상 일어한 외에도 개통 안정화장치, 고장계속 검출 장치, 부족주파수 계전기, 탑조 미연방지 장치, BLOCK 제어사고파급 미연방지 시스템 (B.S.P.Q 등)에 광범위하게 이용되고 있으며 충분히 연구할 가치가 있을 것으로 한다.

(1), (7)

参考文献

- (1) 日本電気学会全国大会講演論文集(59年6月)
昭和46年3~4月(CPP1398~1404, 1417~1418
1429~1431) 본문번호 1084 1085 1086 1087 1091 1092 1106
1107 1108 1109 1110)
- (2) 大連経済保険技術の発展. 電気書院
昭和46年 PP163~183
- (3) 木村泰次 電力系統の保護技術ステップ. 電気書院
昭和46年 PP111~140
- (4) ブラント・スチーリー・レスラー. 電気書院 昭和46年
PP113~136
- (5) 清水三夫、松山義成、吉崎敦治. 保護技術器
ハンドブック. 電気書院 昭和46年 PP219~222
2271~2281
- (6) 日立電機技術社 昭和47年 11 (Vol. 64) PP41~46
164~171) 明電時代 昭和47年 11 (Vol. 112) PP99~100