플라즈마 양극산화법에의한 Al_2O_3/Inp 게이트절연막을가진 Inp MISFET의 제작

박형무 · 권영세 (한국과학기술원)

최근 GaAs나 Inp를 중심으로하는 Ⅲ-Ⅴ족화합물반도체가 가지고 있는 Si보다 우월한 물성을 이용하여 초고주파영역에서의 반도체 증폭소자 혹은 초고속논리회로, 초고속기억소자를 실현하기위한 연구가 활발히 진행되고있다. 특히 Inp의경우 GaAs에서 성공하지못했던 반전층을 이용한 enhancement형 MISFET의 제작이 성공되고 있어 특히 이쪽에관한 연구가 주목을 모으고있다. P형기판을 이용하여 반전층을 형성시킨 enhancement형 MISFET의 제작[1][2]이외에 더우기 반절연성기판(ρ>107 Ω, cm)위에 전자의 축적층을 이용한 enhancement형 MISFET의 성공[3][4]은 이분야의 더욱 밝은전망을 보여준다. 그러나 현재까지 제작된 이러한 MISFET들은 모두 CVD법에의한 Al_2O_3나 SiO_2의 증착막을 게이트절연막으로 이용하였다. 본 실험에서는 플라즈마양극산화 방법을 이용하여 Inp위에 증착된 Al을 Al_2O_3로 산화시킨뒤 이것을 게이트 절연막으로 사용하여 제작한 축적층 enhancement형 MISFET의 제작및 특성에관하여 실험결과를 보고자합니다. 플라즈마양극산화의 방법은 전번[5][6]과 동일하고 여기서는 주로 FET의 제작공정에 대해서 생각하기로합니다. 사용재료는 (100) 방향의 Fe이 들어간 반절연성 Inp로서 제작과정을 살펴보면

①표면세척 ⓐ(TCE, ACETON, METHANOL, D.I.WATER)

ⓑ브롬 : 메탄올 (체적비 3 %) 용액에서 2 분간 표면식각

② Si^+ 이온주입 (100 Kev, $5 \times 10^{13} cm^{-2}$)

③보호막용 PSG 증착 (300 ℃, 5000Å)

④열처리에 의한 주입이온의 활성화

($H_2:N_2 = 5:95$ 분위기, 700 ℃, 15 분)

⑤뒷면및 소스, 드레인 영역의 ohmic 전극

(Au-Ge, Ar분위기, 5 분)

⑥메사형식각 ($Hcl:H_2O_2 : H_2o = 4:1:6$)

⑦ Al 증착 (5Å/sec, 250Å)

⑧플라즈마 양극산화

⑨소스, 드레인, 게이트 전극형성

이렇게하여 제작된 FET는 실온에서 이동도 1250 cm^2 / eV。Sec 를 갖는 좋은 특성을 보여준다.

참 고 문 헌

1. P。L。Lile。 D。A。Collins, L。G。Meiners and L。Messick, Electron。 Lett。14, 658 (1978)
2. T。Kawakami and M。Okamura, Electron。 Lett。 15,502(1979)
3. L。G。Meiners, D。L。Lile and D。A。Collins, Electron。 Lett.。 15, 578 (1979)
4. T。Kawakami and M。Okamura, Electron。 Lett.。 15, 743 (1979)

5 . 박형무, 권영세 , 1982 년도 TV 회로및 시스템 반도체 , 재료및 부품연구회 합동학술발표회 논문집.

6 . Y.Hirayama, H.M.PARK, F.Koshiga and T.Sugana, Appl.Phys Lett. 40(8), 712(1982)