第 1 分 科

3安定멀티바이브레이터의 実現

韓萬春 (延世大学校工科大学電気工学科教授(工学博士)
金洛橋 (延世大学校 大学院 電気工学科)

最近 3値이상의 多値論理系에 대하여 実用化에 여러가지 難点이 있음에도 불구하고 이에 대한 関心이 증가되고 있다. 이것은 多値論理系가 종래의 2値論理系에 비하여 소요되는 비트(bit) 数가 적기때문에 演算速度가 빠르고, 信号線当 情報量의 増加로 데이터伝送챈널의 効率을 높일 수 있으며, 情報貯蔵의 高密度化가 可能하고 따라서 伝送費用의 軽減, 素子間 回路連結의 減少 및 回路端子当 情報量의 증가등 많은 長点이 있어서 高性能化가 可能하기 때문이다. 그러나 아직도 본격적으로 実用化되지 못하는 것은 적합한 論理函数와 演算体系가 확립되어 있지 않은 것과 多値論理에 적합한 多値論理回路素子 및 記憶素子가 개발되지 않고 있기 때문이다.

現在까지 활발하게 연구되고 있는 多値論理系는

주로 3値에 국한된 경우인데 이들의 대부분이 (±) 対稱方式을 이용한 BT (Balanced Ternary 対稱三値) 方式을 採択하고 있어서 4値 이상의 多値論理系로 拡張시키기 어려운 난점이 있었다. 그런데 이러한 난점은 최근에 제안된 電流方式回路 (Current Mode Circuits) 에 의해서 개선할 수 있는 可能性이 있다.

이 研究에서는 電流方式 技法을 採択한 ECL (Emitter Coupled Logic) 회로를 사용하여 회로를 실현하였는데 이 ECL의 長点은 transistor의 storage time을 제거하는 非飽和 (non-saturating) 方式을 채용하고 있어서 伝播遅延 (propagation delay) 을 2 (nS) 程度까지 감소시킬 수 있고 동시에 OR 및 NOR의 出力을 얻을 수 있는 것이다. 또한 差動増幅器 (Differential Amp.) 의 高入力임피던스와 Emitter-follower의 低出力임피던스를 가지므로, DTL (Diode-Transistor Logic) 이나 TTL (Transistor-Transistor-Logic) 게이트의 fan-out 특성이 10개 정도인데 비해서 20~25개까지 展開할 수 있다. 또한 스위칭時 발생하는 内部雑音이 바이어스 전압에

의한 current-drain 때문에 매우 적다. 한편 雜音餘裕가 낮고 高価이며 별개의 바이어스驅動電源이 필요한 점등의 결점이 있지만 스위칭시간이 빨라 특수한 용도에 널리 쓰이고 있다.

본 연구에서는 이 ECL 技法을 사용하여 Ternary AND, Ternary NAND, Ternary OR, Ternary NOR 및 Ternary 인버어터를 試作하였으며, 또 이를 기본구성블럭으로 하여 3値論理 디지탈시스템에 必須的인 3安定멀티바이브레이터를 構成하여 실험한 결과 動作狀態와 理論値가 일치함을 확인할 수 있었다.

이를 사용하여 Ternary Shift-register, Ternary Counter, Ternary Adder 등의 3値論理裝置를 쉽게 構成할 수 있을 것으로 기대된다.